TEXAS INSTRUMENTS
DRV5032
JAJSD94F – APRIL 2017 – REVISED FEBRUARY 2022

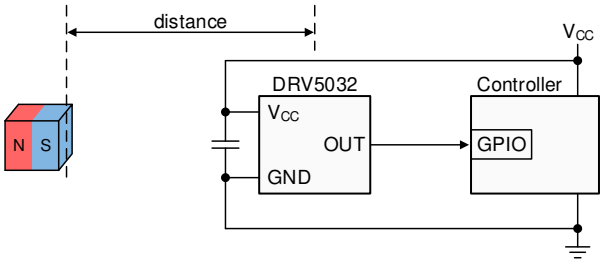
DRV5032 超低消費電力、デジタル・スイッチ、ホール効果センサ

1 特長

- 業界最先端の超低消費電力
  - 5Hz バージョン:0.54µA (1.8V の場合)
  - 20Hz バージョン:1.6µA (3V の場合)
- 1.65V～5.5V の V_{CC} 範囲で動作
- 磁気スレッショルド・オプション (最大 B_{OP}):
  - 3.9mT、最高感度
  - 4.8mT、高感度
  - 9.5mT、中感度
  - 63mT、最低感度
- オムニポーラおよびユニポーラのオプション
- 20Hz および 5Hz のサンプリング・レート・オプション
- オープン・ドレインおよびプッシュプル出力オプション
- SOT-23、X2SON、TO-92 パッケージ・オプション
- –40℃～+85℃の動作温度範囲

2 アプリケーション

- バッテリ切れを示す位置センシング
- 電気メーターの改ざん検出
- 携帯電話、ラップトップ、またはタブレットのケース・センシング
- 電子ロック、煙感知器、家電機器
- 医療機器、IoT システム
- バルブまたはソレノイドの位置検出
- 非接触式の診断または起動



Copyright © 2017, Texas Instruments Incorporated

代表的な回路図

3 概要

DRV5032 デバイスは、超低消費電力のデジタル・スイッチ式ホール効果センサで、小型で長いバッテリ駆動時間が必要なシステム向けに設計されています。このデバイスは、各種のアプリケーションに適合できるよう、複数の磁気スレッショルド、サンプリング・レート、出力ドライバ、パッケージで提供されます。

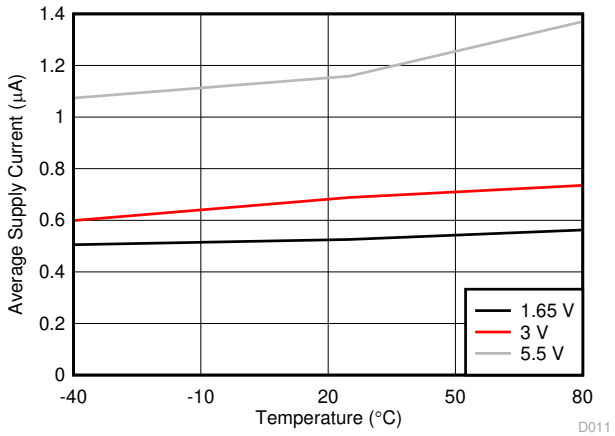
印加されている磁束密度が B_{OP} スレッショルドを超えると、デバイスは LOW 電圧を出力します。出力は磁束密度が B_{RP} 未満に低下するまで LOW に維持され、その後でデバイスのバージョンに応じて HIGH 電圧に駆動されるか、高インピーダンスに移行します。このデバイスには発振器が内蔵されており、20Hz で磁界をサンプリングして出力を更新します。また、消費電流を最小限に抑えるため 5Hz で動作するバージョンもあります。オムニポーラおよびユニポーラの磁気応答を利用可能です。

このデバイスは V_{CC} が 1.65V～5.5V の範囲で動作し、標準の SOT-23、TO-92、小型の X2SON パッケージに搭載されます。

デバイス情報(1)

部品番号	パッケージ	本体サイズ (公称)
DRV5032	SOT-23 (3)	2.92mm × 1.30mm
	X2SON (4)	1.10mm × 1.40mm
	TO-92 (3)	4.00mm × 3.15mm

(1) 利用可能なパッケージについては、このデータシートの末尾にある注文情報を参照してください。



5Hz バージョンの消費電流

英語版の TI 製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.com で閲覧でき、その内容が常に優先されます。TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 概要 ... 1
4 改訂履歴 ... 2
5 デバイスの比較 ... 3
6 ピン構成と機能 ... 3
7 仕様 ... 5
7.1 絶対最大定格 ... 5
7.2 ESD 定格 ... 5
7.3 推奨動作条件 ... 5
7.4 熱に関する情報 ... 5
7.5 電気的特性 ... 6
7.6 磁気特性 ... 7
7.7 代表的特性 ... 8
8 詳細説明 ... 11
8.1 概要 ... 11
8.2 機能ブロック図 ... 11
8.3 機能説明 ... 12
8.4 デバイスの機能モード ... 16
9 アプリケーションと実装 ... 17
9.1 アプリケーション情報 ... 17
9.2 代表的なアプリケーション ... 17
9.3 推奨事項と禁止事項 ... 21
10 電源に関する推奨事項 ... 22
11 レイアウト ... 22
11.1 レイアウトのガイドライン ... 22
11.2 レイアウト例 ... 22
12 デバイスおよびドキュメントのサポート ... 23
12.1 ドキュメントのサポート ... 23
12.2 Receiving Notification of Documentation Updates ... 23
12.3 サポート・リソース ... 23
12.4 商標 ... 23
12.5 Electrostatic Discharge Caution ... 23
12.6 Glossary ... 23
13 メカニカル、パッケージ、および注文情報 ... 23

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision E (January 2020) to Revision F (February 2022)	Page
• 文書全体にわたって表、図、相互参照の採番方法を更新	1

Changes from Revision D (November 2017) to Revision E (January 2020)	Page
• LPG (TO-92) パッケージを追加	1
• 「*磁気特性*」表に、DU および FD パッケージの磁気スレッショルドの動作点に関する注を追加	7
• 「*代表的特性*」セクションに B_{OP}、B_{RP}、B_{HYS} の確率密度関数プロットを追加	8

Changes from Revision C (September 2017) to Revision D (November 2017)	Page
• データシートに DU デバイスを追加	3

Changes from Revision B (August 2017) to Revision C (September 2017)	Page
• AJ デバイス・バージョンのステータスを*プレビュー*から*アクティブ*に変更	3

Changes from Revision A (May 2017) to Revision B (August 2017)	Page
• ZE デバイス・バージョンとプレビュー版 AJ デバイス・バージョンを追加	3

Changes from Revision * (April 2017) to Revision A (May 2017)	Page
• デバイスの FA および FD バージョンを追加	1

Copyright © 2022 Texas Instruments Incorporated

5 デバイスの比較

表 5-1. デバイスの比較

バージョン	最大スレッショルド	磁気応答	出力タイプ	サンプリングレート	利用可能なパッケージ
DRV5032DU	3.9mT	ユニポーラ (単極性)	プッシュプル	20Hz	SOT-23、X2SON、TO-92
DRV5032FA	4.8mT	オムニポーラ (両極性)	プッシュプル	20Hz	SOT-23、X2SON、TO-92
DRV5032FB		オムニポーラ (両極性)	プッシュプル	5Hz	SOT-23、TO-92
DRV5032FC		オムニポーラ (両極性)	オープン・ドレイン	20Hz	SOT-23、TO-92
DRV5032FD		ユニポーラ (単極性)	プッシュプル	20Hz	X2SON、TO-92
DRV5032AJ	9.5mT	オムニポーラ (両極性)	オープン・ドレイン	20Hz	SOT-23、X2SON、TO-92
DRV5032ZE	63mT	オムニポーラ (両極性)	オープン・ドレイン	20Hz	SOT-23、TO-92

6 ピン構成と機能

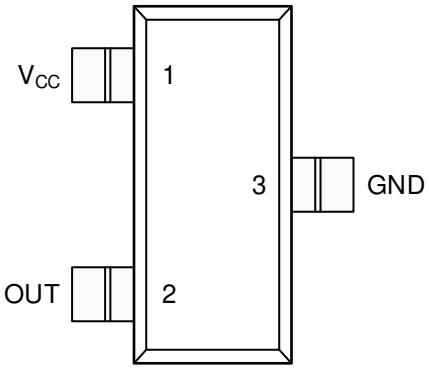


図 6-1. FA、FB、FC、AJ、ZE バージョンの DBZ パッケージ 3 ピン SOT-23 上面図

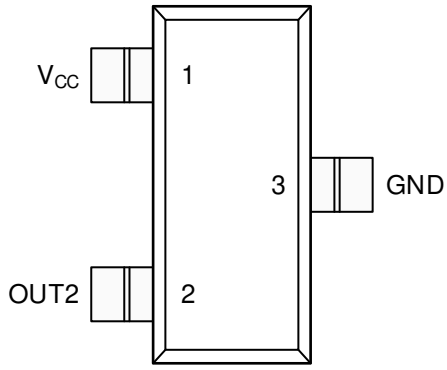


図 6-2. DU バージョンの DBZ パッケージ 3 ピン SOT-23 上面図

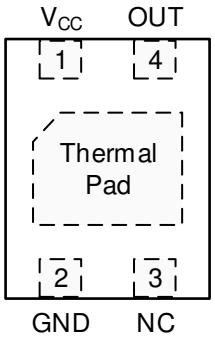


図 6-3. FA、AJ バージョンの DMR パッケージ 4 ピン X2SON 上面図

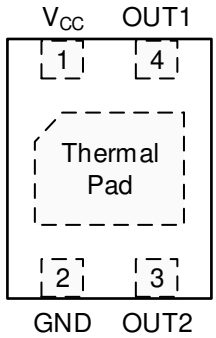


図 6-4. DU、FD バージョンの DMR パッケージ 4 ピン X2SON 上面図

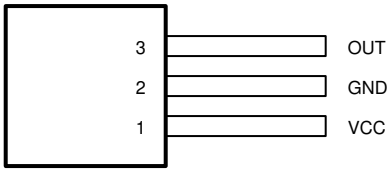


図 6-5. FA、FB、FC、AJ、ZE バージョンの LPG パッケージ 3 ピン TO-92 上面図

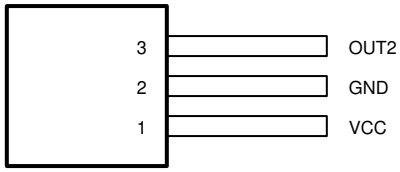


図 6-6. DU、FD バージョンの LPG パッケージ 3 ピン TO-92 上面図

Copyright © 2022 Texas Instruments Incorporated

表 6-1. ピン機能

ピン							I/O	説明
名称	SOT-23 (FA、FB、FC、AJ、ZE)	SOT-23 (DU)	TO-92 (FA、FB、FC、AJ、ZE)	TO-92 (DU、FD)	X2SON (FA、AJ)	X2SON (DU、FD)		
GND	3	3	2	2	2	2	—	グランド
OUT	2	—	3	—	4	—	O	N 磁極と S 磁極に応答するオムニポーラ出力
OUT1	—	—	—	—	—	4	O	パッケージ上面に近付いた N 磁極に応答するユニポーラ出力
OUT2	—	2	—	3	—	3	O	パッケージ上面に近付いた S 磁極に応答するユニポーラ出力
NC	—	—	—	—	3	—	—	未接続。このピンは、シリコンには接続されていません。フローティング状態にするか、またはグランドに接続します。機械的支持のために基板に半田付けする必要があります。
V_{CC}	1	1	1	1	1	1	—	1.65V～5.5V の電源。このピンとグランドとの間に 0.1µF 以上の値のセラミック・コンデンサを接続することを推奨します。
サーマル・パッド	—	—	—	—	PAD	PAD	—	未接続。このピンはフローティング状態にするか、またはグランドに接続します。機械的支持のために基板に半田付けする必要があります。

Copyright © 2022 Texas Instruments Incorporated

7 仕様

7.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
電源電圧	V_{CC}	-0.3	5.5	V
電源電圧のスルーレート	V_{CC}	制限なし		V/µs
出力電圧	OUT、OUT1、OUT2	-0.3	V_{CC} + 0.3	V
出力電流	OUT、OUT1、OUT2	-5	5	mA
磁束密度、B_{MAX}		制限なし		T
接合部温度、T_J			105	℃
保存温度、T_{stg}		-65	150	℃

(1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を超える状態で本製品が正常に動作することを暗黙的に示すものではありません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

7.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電気放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 (1)	±6000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠 (2)	±750	

(1) JEDEC のドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。
(2) JEDEC のドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。

7.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
V_{CC}	電源電圧	1.65	5.5	V
V_O	出力電圧	0	5.5	V
I_O	出力電流	-5	5	mA
T_A	動作時周囲温度	-40	85	℃

7.4 熱に関する情報

熱評価基準 (1)		DRV5032			単位
		DBZ (SOT-23)	DMR (X2SON)	LPG (TO-92)	
		3 ピン	4 ピン	3 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	356	159	183.1	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	128	77	74.2	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	94	102	158.8	℃/W
ψ_{JT}	接合部から上面への熱特性パラメータ	11.4	0.9	15.2	℃/W
ψ_{JB}	接合部から基板への熱特性パラメータ	92	100	158.8	℃/W

(1) 従来および最新の熱評価基準の詳細については、*『半導体および IC パッケージの熱評価基準』アプリケーション・レポート*を参照してください。

Copyright © 2022 Texas Instruments Incorporated

7.5 電気的特性

V_{CC} = 1.65V～5.5V、自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
プッシュプル出力ドライバ						
V_{OH}	High レベル出力電圧	I_{OUT} = -1mA	V_{CC} - 0.35	V_{CC} - 0.1		V
V_{OL}	Low レベル出力電圧	I_{OUT} = 1mA		0.1	0.3	V
オープン・ドレイン出力						
I_{OZ}	高インピーダンス出力リーク電流	V_{CC} = 5.5V、OUT = 5.5V		5	100	nA
V_{OL}	Low レベル出力電圧	I_{OUT} = 1mA		0.1	0.3	V
DU、FA、FC、FD、AJ、ZE バージョン						
f_S	磁気サンプリングの周波数		13.3	20	37	Hz
t_S	磁気サンプリングの周期		27	50	75	ms
$I_{CC(AVG)}$	平均消費電流	V_{CC} = 1.8V		1.3		μA
		V_{CC} = 3V		1.6	3.5	
		V_{CC} = 5V		2.3		
FB バージョン						
f_S	磁気サンプリングの周波数		3.5	5	8.5	Hz
t_S	磁気サンプリングの周期		117	200	286	ms
$I_{CC(AVG)}$	平均消費電流	V_{CC} = 1.8V		0.54		μA
		V_{CC} = 3V		0.69	1.8	
		V_{CC} = 5V		1.06		
全バージョン						
$I_{CC(PK)}$	ピーク消費電流			2	2.7	mA
t_{ON}	パワーオン時間 (図 8-7 を参照)			55	100	μs
t_{ACTIVE}	アクティブ期間 (図 8-7 を参照)			40		μs

Copyright © 2022 Texas Instruments Incorporated

7.6 磁気特性

V_{CC} = 1.65V～5.5V、自由気流での動作温度範囲内 (特に記述のない限り) (1)

パラメータ		テスト条件	最小値	標準値	最大値	単位
DU バージョン						
B_{OP}	磁気スレッショルドの動作点	OUT1 ピン (N) (2)	-3.9	-2.5	-1.2	mT
		OUT2 ピン (S)	1.2	2.5	3.9	
B_{RP}	磁気スレッショルドの解放点	OUT1 ピン (N) (2)	-3.5	-1.8	-0.9	mT
		OUT2 ピン (S)	0.9	1.8	3.5	
B_{HYS}	磁気ヒステリシス: $\lvert B_{OP} - B_{RP} \rvert$	各出力	0.1	0.7	1.9	mT
FA、FB、FC バージョン						
B_{OP}	磁気スレッショルドの動作点		±1.5	±3	±4.8	mT
B_{RP}	磁気スレッショルドの解放点		±0.5	±1.5	±3	mT
B_{HYS}	磁気ヒステリシス: $\lvert B_{OP} - B_{RP} \rvert$		0.8	1.5	3	mT
FD バージョン						
B_{OP}	磁気スレッショルドの動作点	OUT1 ピン (N) (2)	-4.8	-3	-1.5	mT
		OUT2 ピン (S)	1.5	3	4.8	
B_{RP}	磁気スレッショルドの解放点	OUT1 ピン (N) (2)	-3	-1.5	-0.5	mT
		OUT2 ピン (S)	0.5	1.5	3	
B_{HYS}	磁気ヒステリシス: $\lvert B_{OP} - B_{RP} \rvert$	各出力	0.8	1.5	3	mT
AJ バージョン						
B_{OP}	磁気スレッショルドの動作点		±4	±7	±9.5	mT
B_{RP}	磁気スレッショルドの解放点		±3	±5.6	±7.5	mT
B_{HYS}	磁気ヒステリシス: $\lvert B_{OP} - B_{RP} \rvert$		0.5	1.4	3	mT
ZE バージョン						
B_{OP}	磁気スレッショルドの動作点		±33	±47	±63	mT
B_{RP}	磁気スレッショルドの解放点		±30	±43	±58	mT
B_{HYS}	磁気ヒステリシス: $\lvert B_{OP} - B_{RP} \rvert$		1.2	4	8.5	mT

(1) 磁気スレッショルドの図による説明については、*磁気応答*セクションを参照してください。
(2) X2SON パッケージのみ。

Copyright © 2022 Texas Instruments Incorporated

7.7 代表的特性

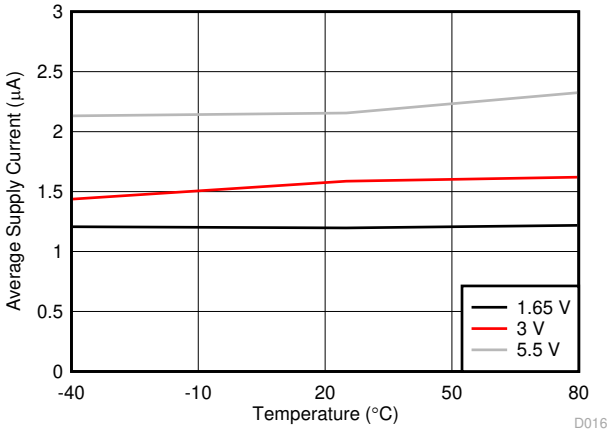


図 7-1. $I_{CC(AVG)}$ と温度との関係 (20Hz バージョン)

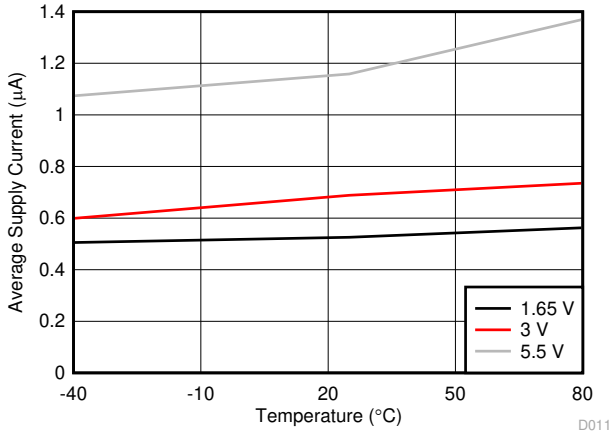


図 7-2. $I_{CC(AVG)}$ と温度との関係 (5Hz バージョン)

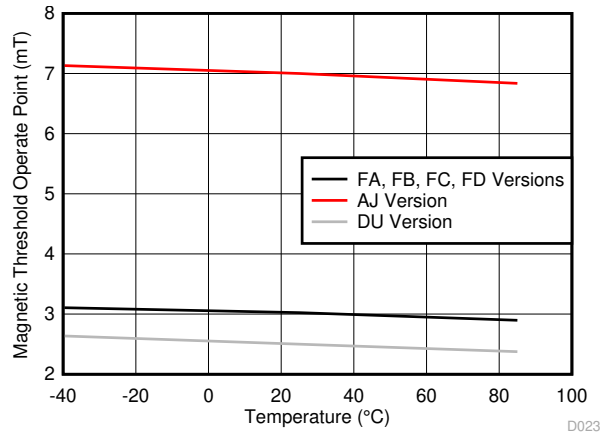


図 7-3. $|B_{OP}|$ と温度との関係

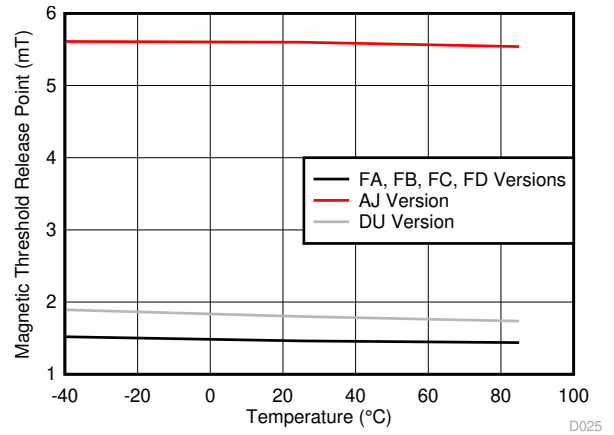


図 7-4. $|B_{RP}|$ と温度との関係

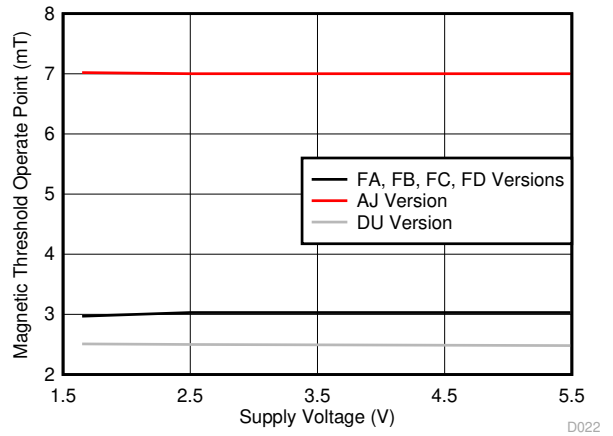


図 7-5. $|B_{OP}|$ と V_{CC} との関係

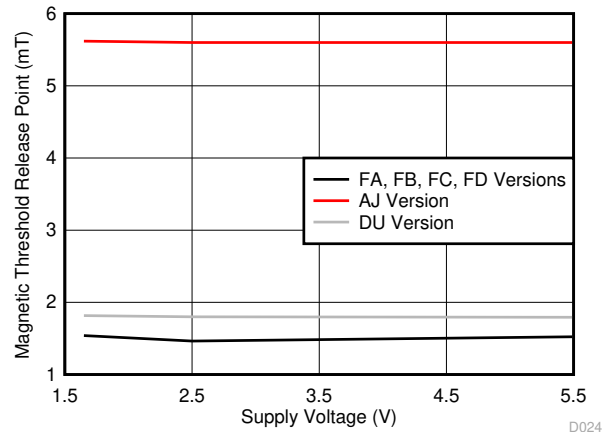


図 7-6. $|B_{RP}|$ と V_{CC} との関係

Copyright © 2022 Texas Instruments Incorporated

7.7 代表的特性 (continued)

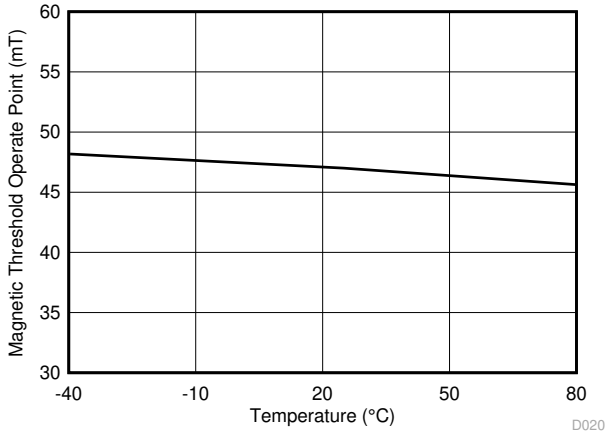


図 7-7. ZE バージョンの $|B_{OP}|$ と温度との関係

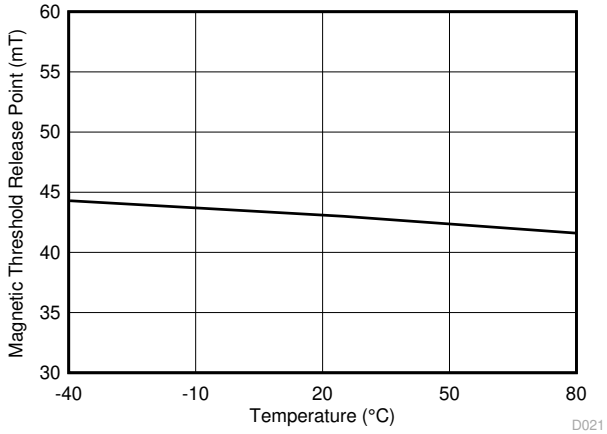


図 7-8. ZE バージョンの $|B_{RP}|$ と温度との関係

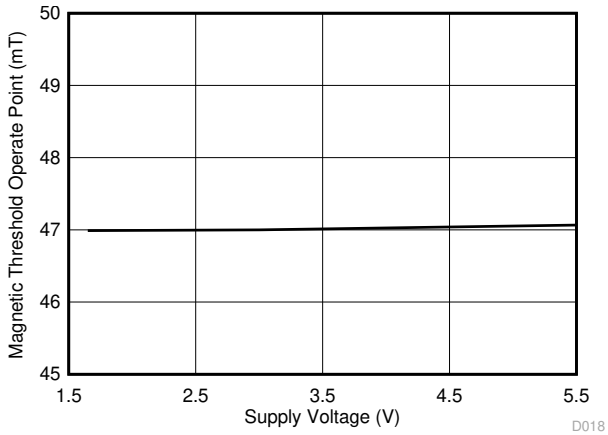


図 7-9. ZE バージョンの $|B_{OP}|$ と V_{CC} との関係

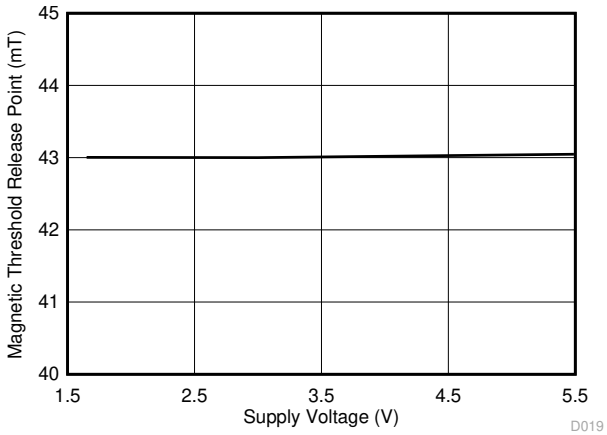
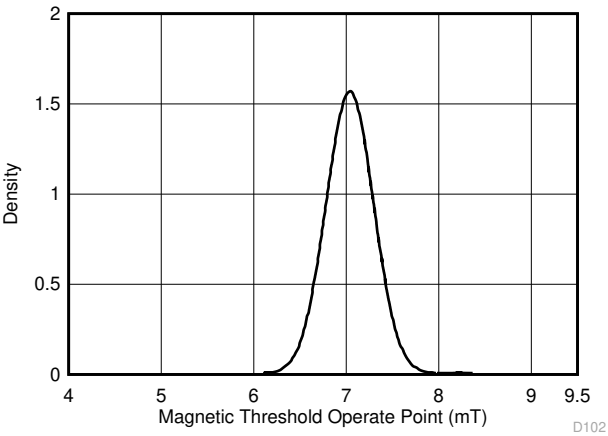
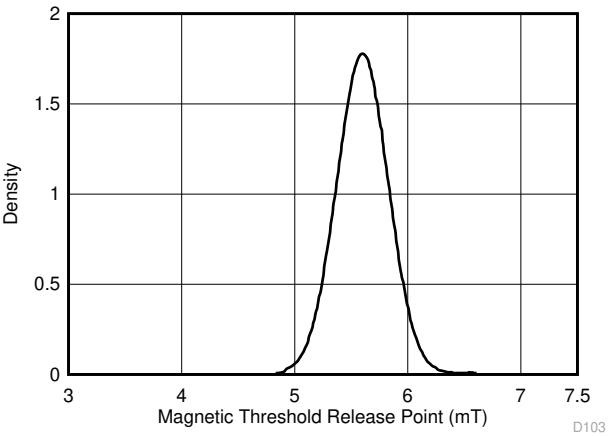


図 7-10. ZE バージョンの $|B_{RP}|$ と V_{CC} との関係



T_A = 25℃、V_{CC} = 1.65V～5.5V

図 7-11. AJ バージョンの B_{OP} の確率密度関数

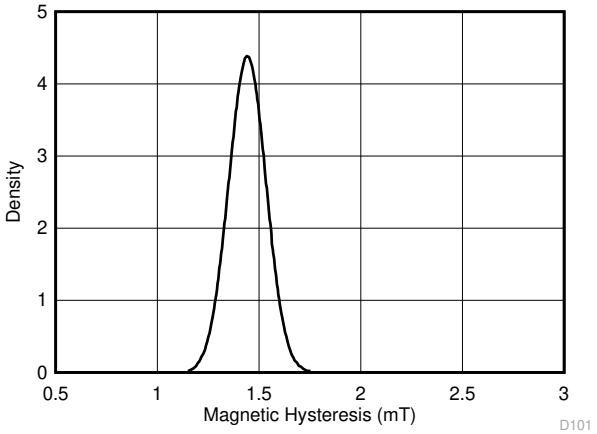


T_A = 25℃、V_{CC} = 1.65V～5.5V

図 7-12. AJ バージョンの B_{RP} の確率密度関数

Copyright © 2022 Texas Instruments Incorporated

7.7 代表的特性 (continued)



T_A = 25℃、V_{CC} = 1.65V～5.5V

図 7-13. AJ バージョンの B_{HYS} の確率密度関数

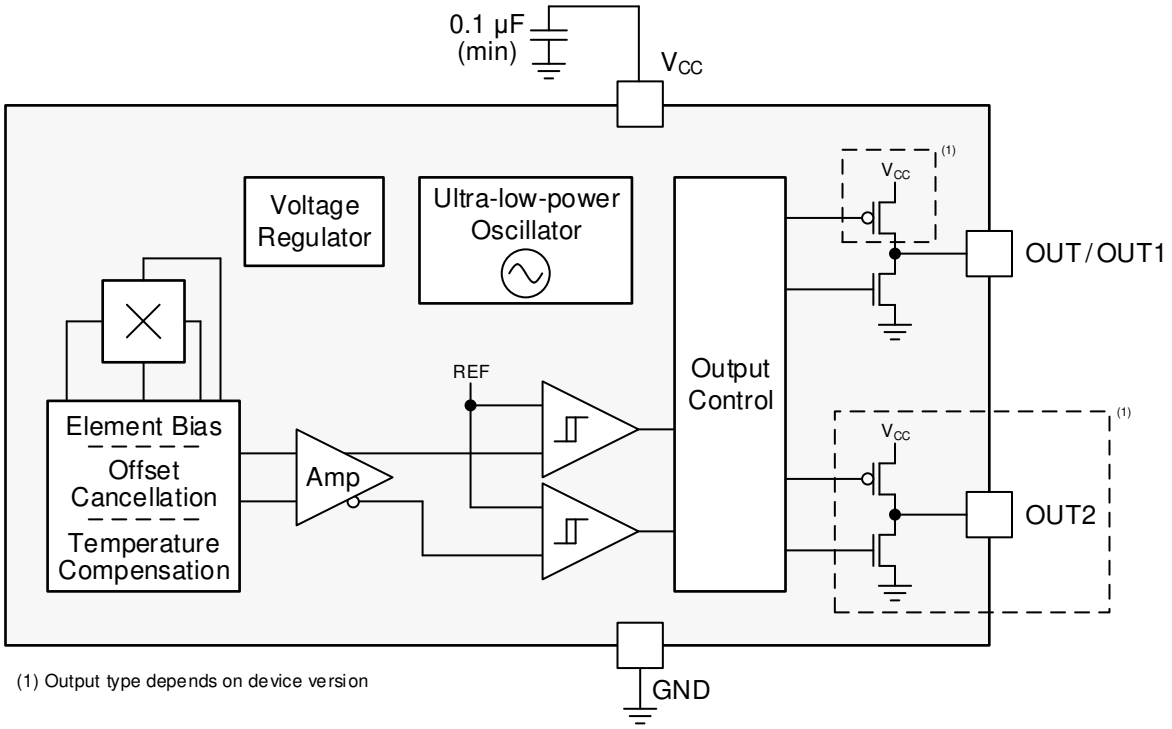
Copyright © 2022 Texas Instruments Incorporated

8 詳細説明

8.1 概要

DRV5032 デバイスは、磁束密度スレッショルドを超えたことを示すデジタル出力を備えた磁気センサです。本デバイスは、ホール効果素子、アナログ信号コンディショニング機能、非常に小さい平均消費電力を可能にする低周波数発振器を内蔵しています。1.65V～5.5V の電源で動作することで、本デバイスは定期的に磁束密度を測定し、出力を更新し、低消費電力スリープ状態に入ります。

8.2 機能ブロック図



(1) Output type depends on device version

Copyright © 2017, Texas Instruments Incorporated

8.3 機能説明

8.3.1 磁束の方向

DRV5032 デバイスは、パッケージの上面に対して垂直な磁界成分に反応します (図 8-1 を参照)。

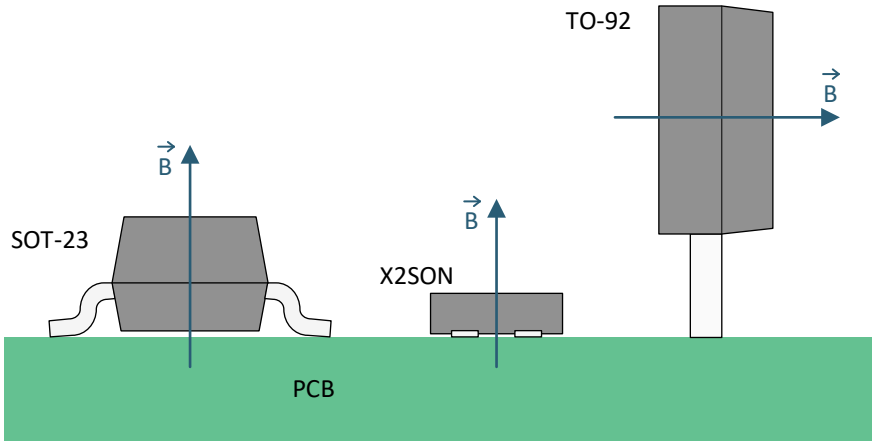


図 8-1. 感度の方向

このデータシートでは、パッケージの底面から上面に向かう磁束を正としています。この状態は、S 磁極がパッケージの上面に近付いた際に起こります。パッケージの上面から底面に向かう磁束からは、数ミリテスラの負の値が得られます。

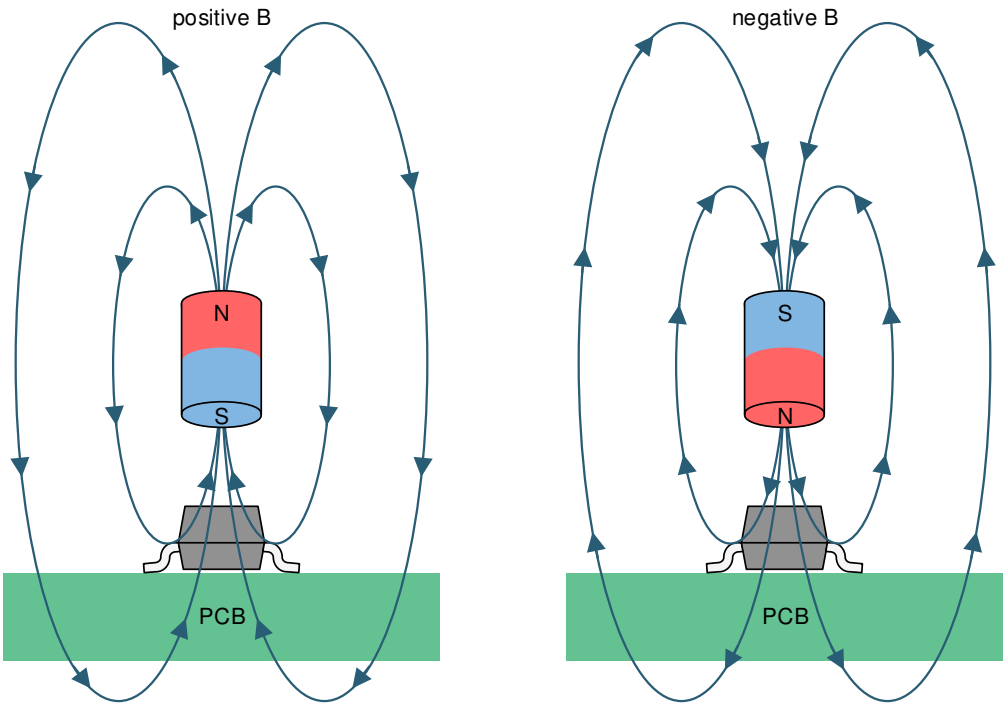


図 8-2. 磁束の方向の極性

Copyright © 2022 Texas Instruments Incorporated

8.3.2 デバイス・バージョンの比較

下表に、利用可能なデバイス・バージョンを示します。

バージョン	最大スレッショルド	磁気応答	出力タイプ	サンプリングレート	利用可能なパッケージ
DRV5032DU	3.9mT	ユニポーラ (単極性)	プッシュプル	20Hz	SOT-23、X2SON、TO-92
DRV5032FA	4.8mT	オムニポーラ (両極性)	プッシュプル	20Hz	SOT-23、X2SON、TO-92
DRV5032FB		オムニポーラ (両極性)	プッシュプル	5Hz	SOT-23、TO-92
DRV5032FC		オムニポーラ (両極性)	オープン・ドレイン	20Hz	SOT-23、TO-92
DRV5032FD		ユニポーラ (単極性)	プッシュプル	20Hz	X2SON、TO-92
DRV5032AJ	9.5mT	オムニポーラ (両極性)	オープン・ドレイン	20Hz	SOT-23、X2SON、TO-92
DRV5032ZE	63mT	オムニポーラ (両極性)	オープン・ドレイン	20Hz	SOT-23、TO-92

8.3.2.1 磁気スレッショルド

より低い磁気スレッショルドを持つデバイスほど、より離れた距離にある磁石を検出します。一般に、スレッショルドが高いほど、磁石をより近付ける必要があり、またはより大きい磁石を必要とします。

8.3.2.2 磁気応答

FA、FB、FC、AJ、ZE デバイス・バージョンはオムニポーラ機能を備えており、これらのバージョンはすべて、N 極と S 極に対して同じように応答します (図 8-3 を参照)。

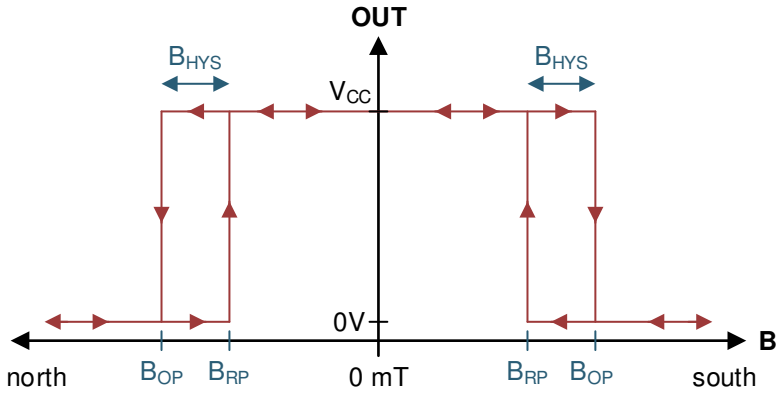


図 8-3. オムニポーラ機能

DU、FD デバイス・バージョンはユニポーラ機能を備えています。ピン OUT1 は下向きの磁束 (N 極) に対してのみ応答し、ピン OUT2 は上向きの磁束 (S 極) に対してのみ応答します。

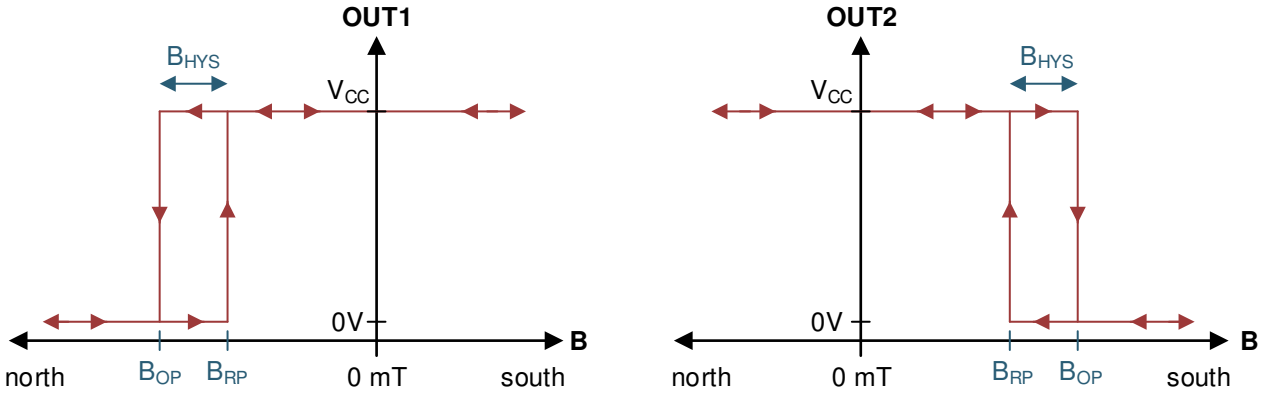


図 8-4. ユニポーラ機能

8.3.2.3 出力方式

DU、FA、FB、FD デバイス・バージョンは、V_{CC} またはグランド・レベルを駆動できるプッシュプル CMOS 出力を備えています。FC、AJ、ZE デバイス・バージョンは、高インピーダンスになることができ、またはグランド・レベルを駆動できるオープン・ドレイン出力を備えています。これらのバージョンには、外部プルアップ抵抗を使用する必要があります。

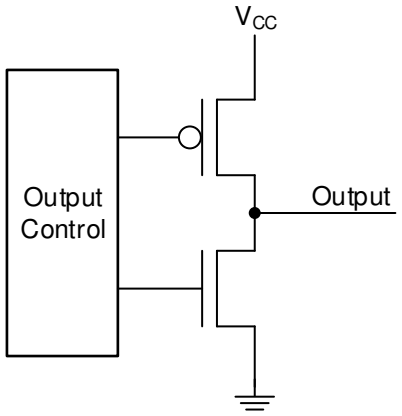


図 8-5. プッシュプル出力 (概略図)

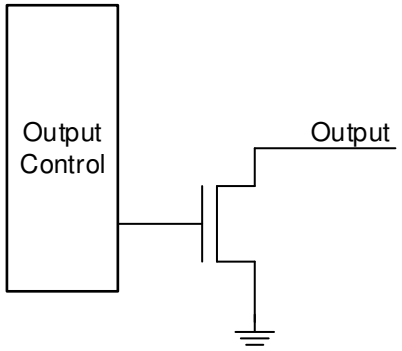


図 8-6. オープン・ドレイン出力 (概略図)

8.3.2.4 サンプリング・レート

DRV5032 デバイスが起動すると、最初の磁気サンプルを測定し、t_{ON} 時間以内に出力を設定します。出力はラッチされ、本デバイスは超低消費電力のスリープ状態に移行します。t_S が経過するたびに、本デバイスは新しいサンプルを測定し、必要に応じて出力を更新します。周期と周期の間で磁界が変化しない場合、出力は変化しません。

Copyright © 2022 Texas Instruments Incorporated

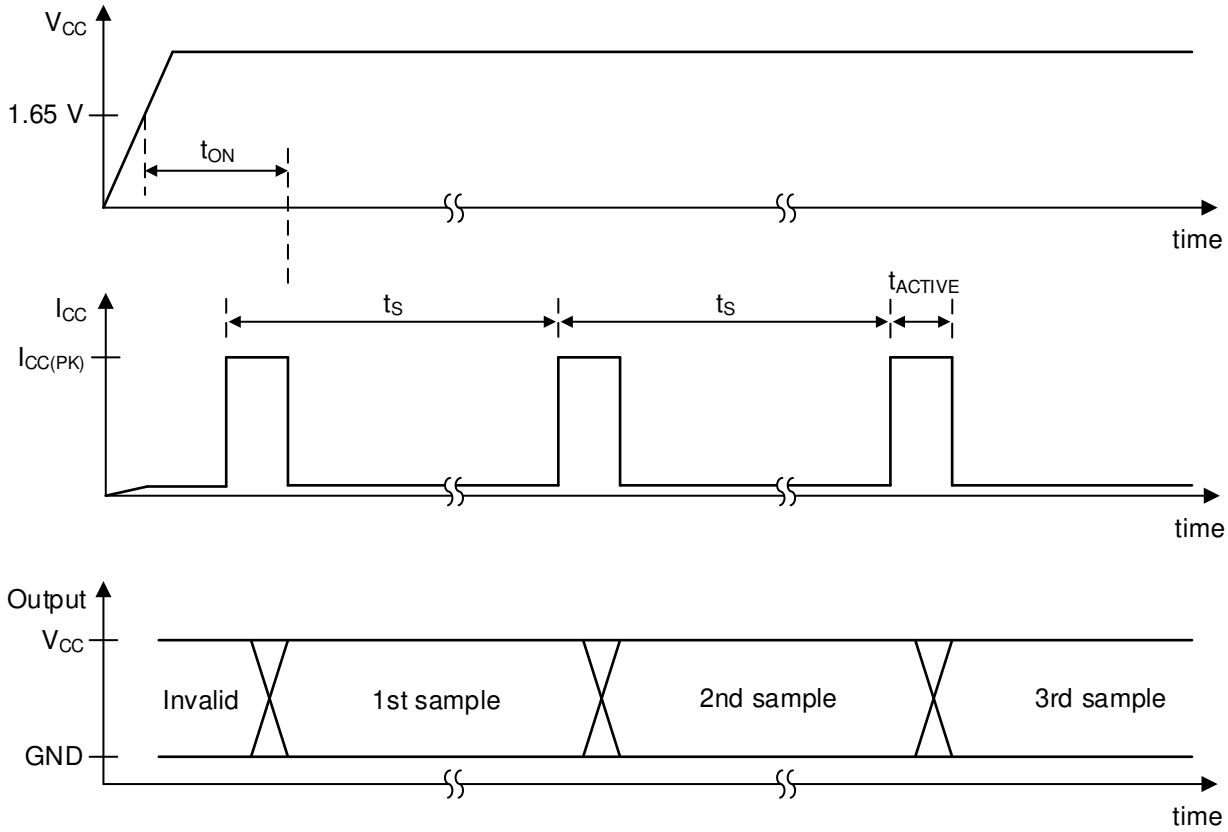

VCC
1.65 V
tON
time
ICC
ICC(PK)
tS
tS
tACTIVE
time
Output
VCC
GND
Invalid
1st sample
2nd sample
3rd sample
time

図 8-7. タイミング図

8.3.3 ホール素子の位置

上面から見た場合、本デバイス内の検出素子は両方のパッケージの中央にあります。図 8-8 に、公差と側面図の寸法を示します。

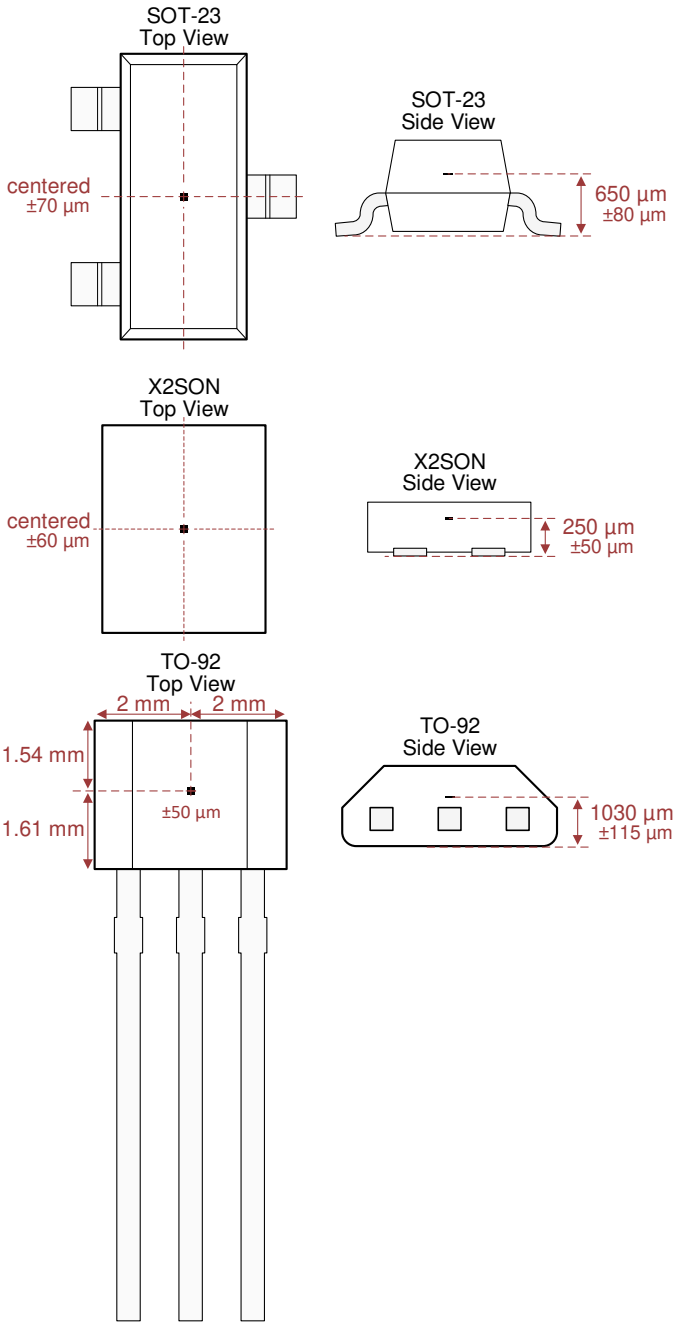


図 8-8. ホール素子の位置

8.4 デバイスの機能モード

DRV5032 デバイスは、*推奨動作条件*を満たしているときに機能する 1 つの動作モードを持っています。

Copyright © 2022 Texas Instruments Incorporated

9 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

通常 DRV5032 デバイスは、磁石の接近を検出するために使用されます。磁石は、しばしばシステム内の可動部品に取り付けられます。

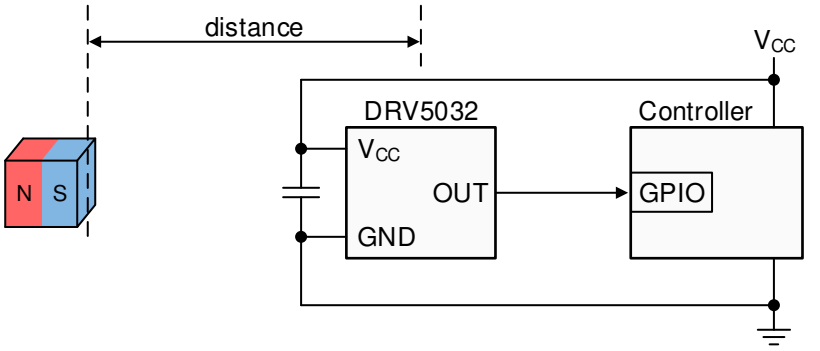
9.1.1 出力タイプのトレードオフ

プッシュプル出力を使うと、出力が High または Low を駆動する際に電流リーク・パスが存在しないため、システムの消費電力を最小限に抑えることができます。オープン・ドレイン出力は、出力が Low を駆動する際に外部プルアップ抵抗を通じたリーク経路を伴います。

複数のデバイスのオープン・ドレイン出力を互いに接続することで、ロジカル AND を構成できます。この構成では、いずれかのセンサが Low を駆動すると、共有ノードは Low になります。これにより、1 つの GPIO で複数のセンサを測定できます。

9.2 代表的なアプリケーション

9.2.1 汎用磁気センシング



Copyright © 2017, Texas Instruments Incorporated

図 9-1. 代表的なアプリケーションの図

9.2.1.1 設計要件

この設計例では、表 9-1 に記載されているパラメータを使用します。

表 9-1. 設計パラメータ

設計パラメータ	値の例
V_{CC}	3.3V
磁石	1 センチ角の NdFeB
磁石が最も近寄る距離	2.5cm
最も近い距離における磁束密度	7.8mT
磁石が遠ざかったときの磁束密度	ほぼ 0mT

9.2.1.2 詳細な設計手順

デジタル・スイッチ磁気センシング・システムを設計する場合、磁石、検出距離、センサのスレッショルドという 3 つの変数を考慮する必要があります。

DRV5032 デバイスは、パラメータ B_{OP} で指定される検出スレッショルドを持っています。センサが確実に作動するには、規定された最大 B_{OP} を上回る磁束密度が磁石によって加えられる必要があります。このようなシステムでは、センサは通常、最も近い位置まで移動する前に磁石を検出します。磁石がセンサから遠ざかる際にセンサを確実に解放するには、磁石によって加えられている磁束密度が最小 B_{RP} の規定値を下回る必要があります。

磁石は、コスト、温度ドリフト、絶対最大温度定格、残留磁気誘導 (B_r)、飽和保磁力 (H_c) のトレードオフを持つ各種の強磁性材料でできています。磁石の B_r と寸法によって、磁石が 3 次元空間で生成する磁束密度 (B) が決まります。長方形ブロックや円柱などの単純な磁石形状の場合、磁石を中心とした特定の距離における B を解く簡単な式が存在します。

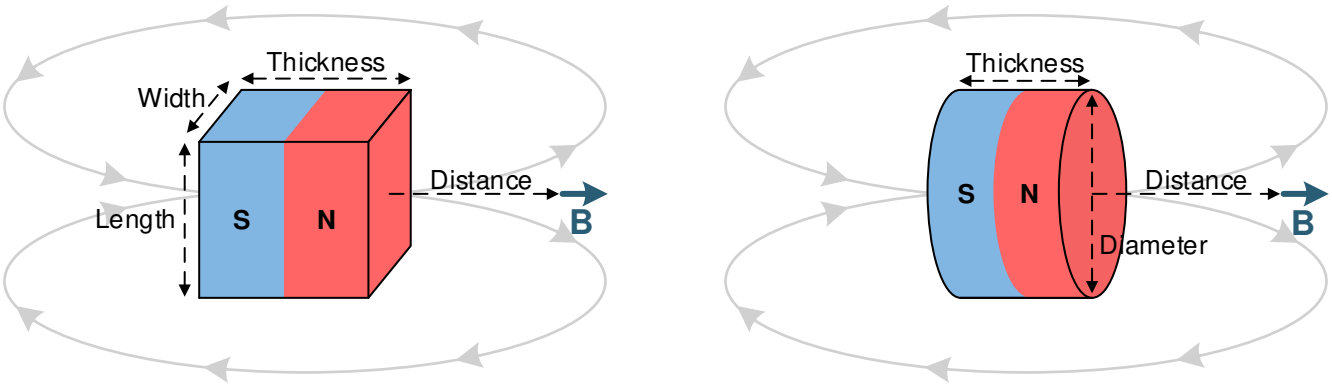


図 9-2. 長方形ブロック型と円柱型の磁石

長方形ブロック型 (図 9-2 を参照) の場合、式 1 を使います。

$$\vec{B} = \frac{B_r}{\pi}\left(arctan\left(\frac{WL}{2D\sqrt{4D^2+W^2+L^2}}\right) - arctan\left(\frac{WL}{2(D+T)\sqrt{4(D+T)^2+W^2+L^2}}\right)\right) \quad (1)$$

円柱型 (図 9-2 を参照) の場合、式 2 を使います。

$$\vec{B} = \frac{B_r}{2}\left(\frac{D+T}{\sqrt{\left((0.5C)^2+(D+T)^2\right)}} - \frac{D}{\sqrt{(0.5C)^2+D^2}}\right) \quad (2)$$

ここで

- W:幅
- L:長さ
- T:厚さ (磁化方向)
- D:距離
- C:直径

これらの式を使ったオンライン・ツールは http://www.ti.com/product/drv5033 にあります。

一般に高温では、すべての磁性体の B_r は下がります。システムには、機械公差と同様に、この現象を考慮するためのマージンが必要です。

Copyright © 2022 Texas Instruments Incorporated

9.2.1.3 アプリケーション曲線

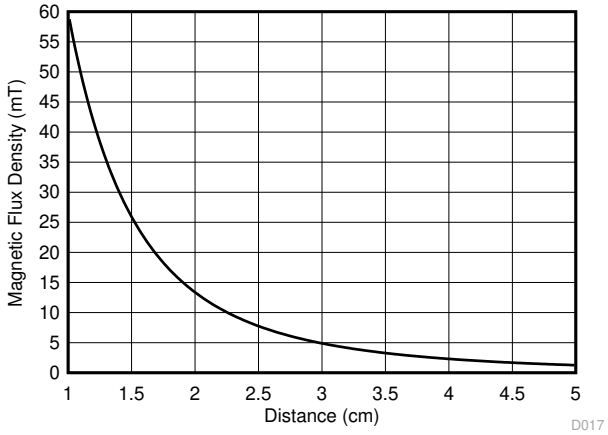


図 9-3. 1 センチ角の NdFeB 磁石の磁気プロファイル

9.2.2 3 ポジション・スイッチ

このアプリケーションでは、3 ポジション・スイッチとして DRV5032FD を使っています。

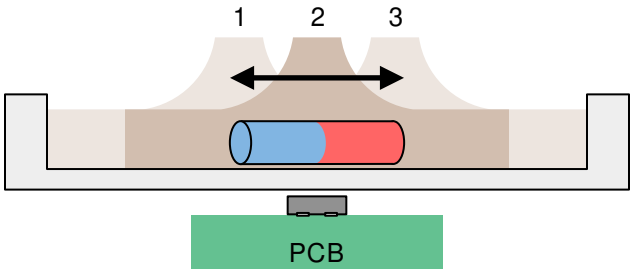


図 9-4. 磁石を組み込んだ 3 ポジション・スライド・スイッチ

9.2.2.1 設計要件

この設計例では、表 9-2 に記載されているパラメータを使用します。

表 9-2. 設計パラメータ

設計パラメータ	値の例
ホール効果デバイス	DRV5032FD
V_{CC}	5V
スイッチの移動距離	各方向に 5mm
磁石	10mm の円柱型
位置ごとの機械公差	±0.5mm

9.2.2.2 詳細な設計手順

標準的な 2 極磁石は、各極の外端付近に強い垂直磁束成分を生成し、中央付近 (N 極と S 極の境界) には垂直磁束を生成しません。DRV5032FD が磁石の中心の下にある場合、DRV5032FD はほぼ 0mT を測定し、両方の出力は High を駆動します。磁石を埋め込んだスイッチが左または右に移動すると、センサは N または S の磁界を検出し、OUT1 または OUT2 は Low を駆動します。このようにして、3 つのデジタル状態を検出します。

理想的には、磁石の長さを、各側への移動距離の 2 倍にする必要があります。次に、スイッチをどちらかの側に押すと、最も強い垂直磁束成分を発生させる磁石の外端がセンサの真上に来ます。

Copyright © 2022 Texas Instruments Incorporated

特定の磁石と距離に応じた磁束密度の大きさを求めるには、シミュレーション・ソフトウェアの利用、リニア・ホール効果センサを使った測定、ガウス計を使った測定のいずれかを行うことを推奨します。

9.2.2.3 アプリケーション曲線

図 9-5 に、2 極磁石の周囲の代表的な磁束線を示します。

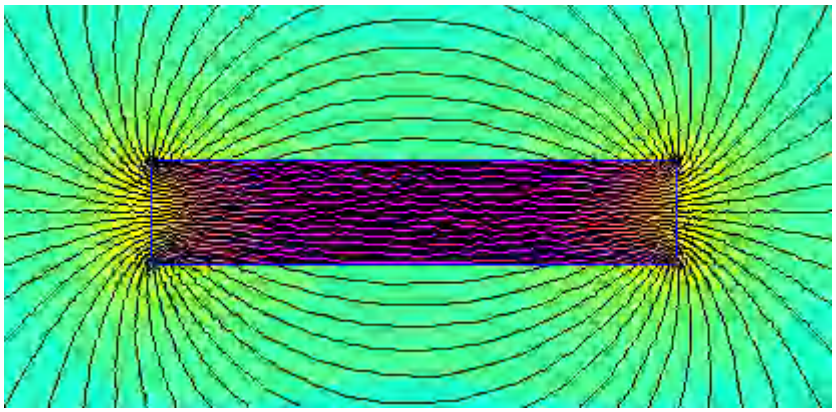


図 9-5. 代表的な磁束線

Copyright © 2022 Texas Instruments Incorporated

9.3 推奨事項と禁止事項

ホール素子は、パッケージの上面に対して垂直な磁界に反応するため、センサが磁界を検出するように正しい方向から磁石を接近させる必要があります。図 9-6 に、適切な接近方法と不適切な接近方法を示します。

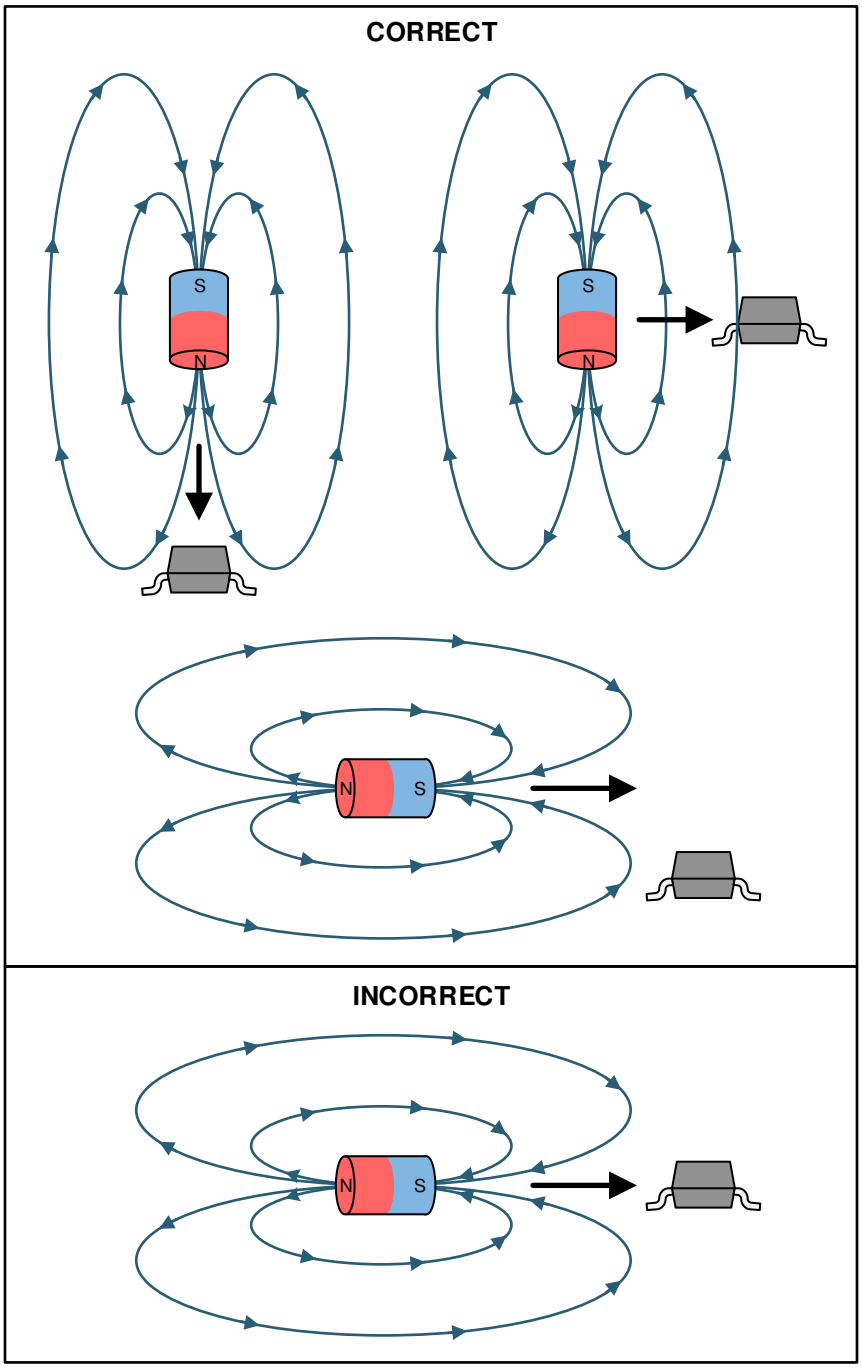


図 9-6. 磁石の適切な接近方法と不適切な接近方法

Copyright © 2022 Texas Instruments Incorporated

10 電源に関する推奨事項

DRV5032 デバイスは 1.65V～5.5V の DC 電源で動作します。局所的エネルギーを最小限のインダクタンスで供給するため、本デバイスの近くに配置したデカップリング・コンデンサを使用する必要があります。0.1µF 以上のセラミック・コンデンサを使うことを推奨します。

11 レイアウト

11.1 レイアウトのガイドライン

磁界は、大きく乱されることなくほとんどの非強磁性物質を透過します。プラスチックまたはアルミニウム製の筐体内にホール効果センサを組み込み、外側の磁石を検出することはよく行われています。磁界はほとんどのプリント基板も簡単に透過するため、磁石を反対側に配置することも可能です。

11.2 レイアウト例

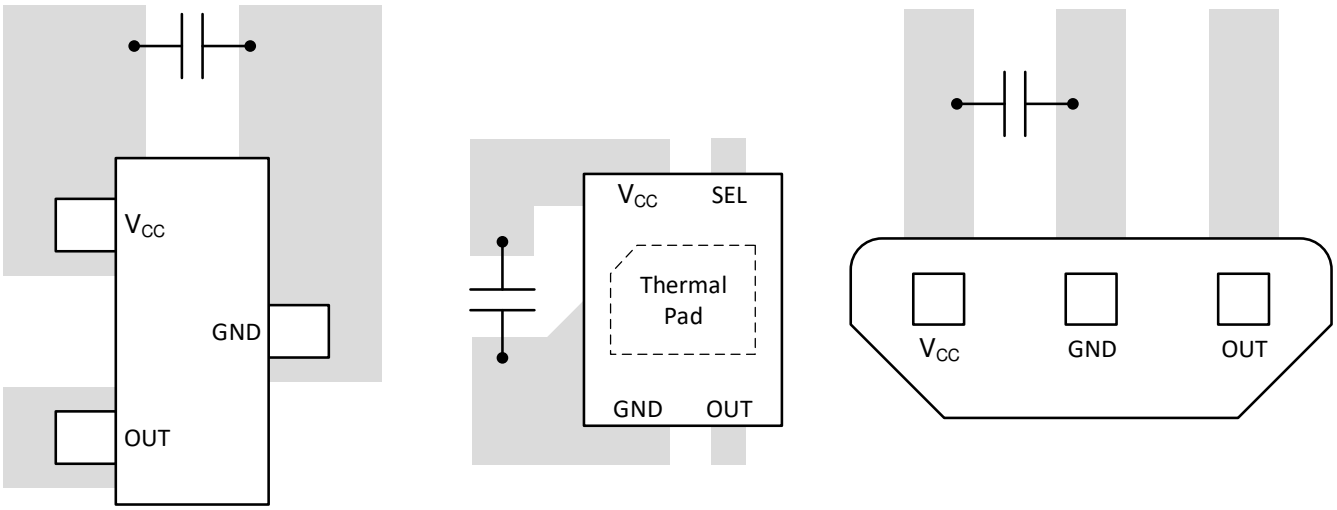


図 11-1. レイアウト例

Copyright © 2022 Texas Instruments Incorporated

12 デバイスおよびドキュメントのサポート

12.1 ドキュメントのサポート

12.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『*DRV5032-SOLAR-EVM ユーザー・ガイド*』
- テキサス・インスツルメンツ、『*磁気センサ付きの電力ゲーティング・システム*』TI TechNote
- テキサス・インスツルメンツ、『*Sub-1GHz で動作し、コイン電池で 10 年間動作する、低消費電力のドアおよび窓センサ*』
- テキサス・インスツルメンツ、『*低消費電力ホール効果センサを使用した磁気改ざん検出*』
- テキサス・インスツルメンツ、『*超低消費電力のオーバーヘッド・フォルト・インジケータ用のフォルト監視*』

12.2 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on ti.com. Click on *Subscribe to updates* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

12.3 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の使用条件を参照してください。

12.4 商標

TI E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

12.5 Electrostatic Discharge Caution

This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

12.6 Glossary

TI Glossary	This glossary lists and explains terms, acronyms, and definitions.

13 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2022 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
DRV5032AJDBZR	ACTIVE	SOT-23	DBZ	3	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	(1M6W, 2AJ)	Samples
DRV5032AJDMRR	ACTIVE	X2SON	DMR	4	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	2AJ	Samples
DRV5032AJLPG	ACTIVE	TO-92	LPG	3	1000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32AJ	Samples
DRV5032AJLPGM	ACTIVE	TO-92	LPG	3	3000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32AJ	Samples
DRV5032DUDBZR	ACTIVE	SOT-23	DBZ	3	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	2DU	Samples
DRV5032DUDMRR	ACTIVE	X2SON	DMR	4	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	2DU	Samples
DRV5032DULPG	ACTIVE	TO-92	LPG	3	1000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32DU	Samples
DRV5032DULPGM	ACTIVE	TO-92	LPG	3	3000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32DU	Samples
DRV5032FADBZR	ACTIVE	SOT-23	DBZ	3	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	(1LVW, 2FA)	Samples
DRV5032FADMRR	ACTIVE	X2SON	DMR	4	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	2FA	Samples
DRV5032FALPG	ACTIVE	TO-92	LPG	3	1000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32FA	Samples
DRV5032FALPGM	ACTIVE	TO-92	LPG	3	3000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32FA	Samples
DRV5032FBDBZR	ACTIVE	SOT-23	DBZ	3	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	(1LWW, 2FB)	Samples
DRV5032FBLPG	ACTIVE	TO-92	LPG	3	1000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32FB	Samples
DRV5032FBLPGM	ACTIVE	TO-92	LPG	3	3000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32FB	Samples
DRV5032FCDBZR	ACTIVE	SOT-23	DBZ	3	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	(1M7W, 2FC)	Samples
DRV5032FCLPG	ACTIVE	TO-92	LPG	3	1000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32FC	Samples
DRV5032FCLPGM	ACTIVE	TO-92	LPG	3	3000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32FC	Samples
DRV5032FDDMRR	ACTIVE	X2SON	DMR	4	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	2FD	Samples
DRV5032FDLPG	ACTIVE	TO-92	LPG	3	1000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32FD	Samples

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
DRV5032FDLPGM	ACTIVE	TO-92	LPG	3	3000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32FD	Samples
DRV5032ZEDBZR	ACTIVE	SOT-23	DBZ	3	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 85	(1M8W, 2ZE)	Samples
DRV5032ZELPG	ACTIVE	TO-92	LPG	3	1000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32ZE	Samples
DRV5032ZELPGM	ACTIVE	TO-92	LPG	3	3000	RoHS & Green	SN	N / A for Pkg Type	-40 to 85	32ZE	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

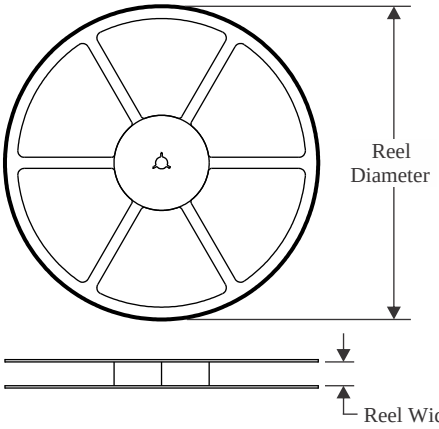
(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

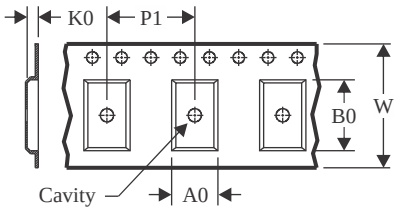
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

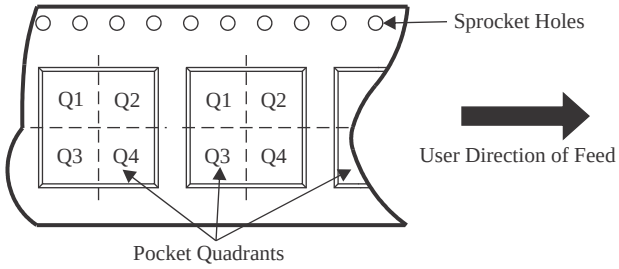


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

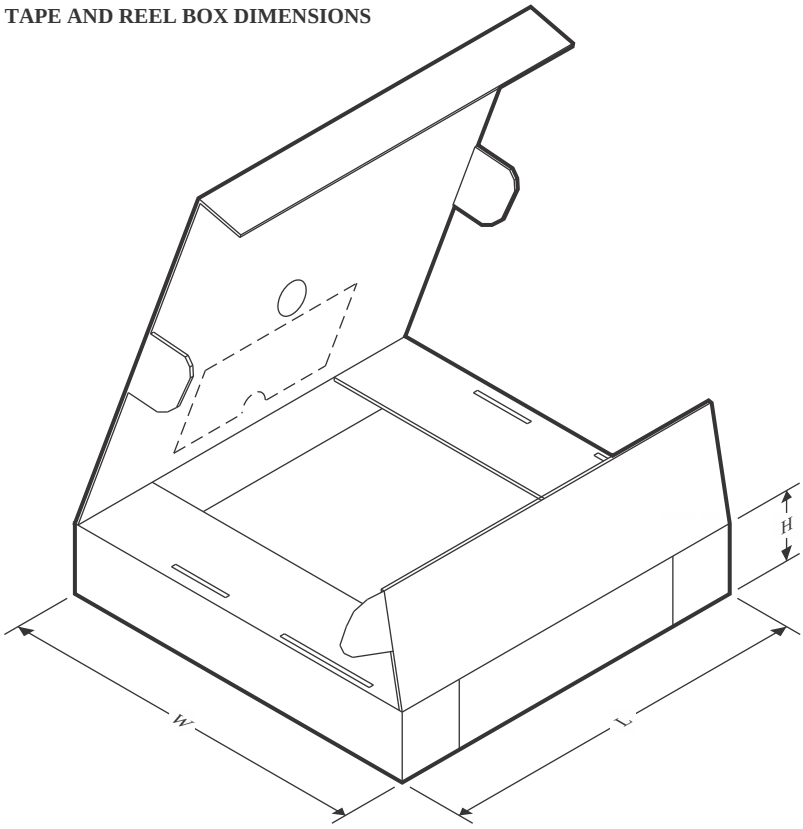
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV5032AJDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5032AJDMRR	X2SON	DMR	4	3000	179.0	8.4	1.27	1.57	0.5	4.0	8.0	Q1
DRV5032DUDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.15	2.77	1.22	4.0	8.0	Q3
DRV5032DUDMRR	X2SON	DMR	4	3000	180.0	8.4	1.27	1.57	0.5	4.0	8.0	Q1
DRV5032FADBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5032FADMRR	X2SON	DMR	4	3000	179.0	8.4	1.27	1.57	0.5	4.0	8.0	Q1
DRV5032FBDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5032FCDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5032FDDMRR	X2SON	DMR	4	3000	179.0	8.4	1.27	1.57	0.5	4.0	8.0	Q1
DRV5032ZEDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

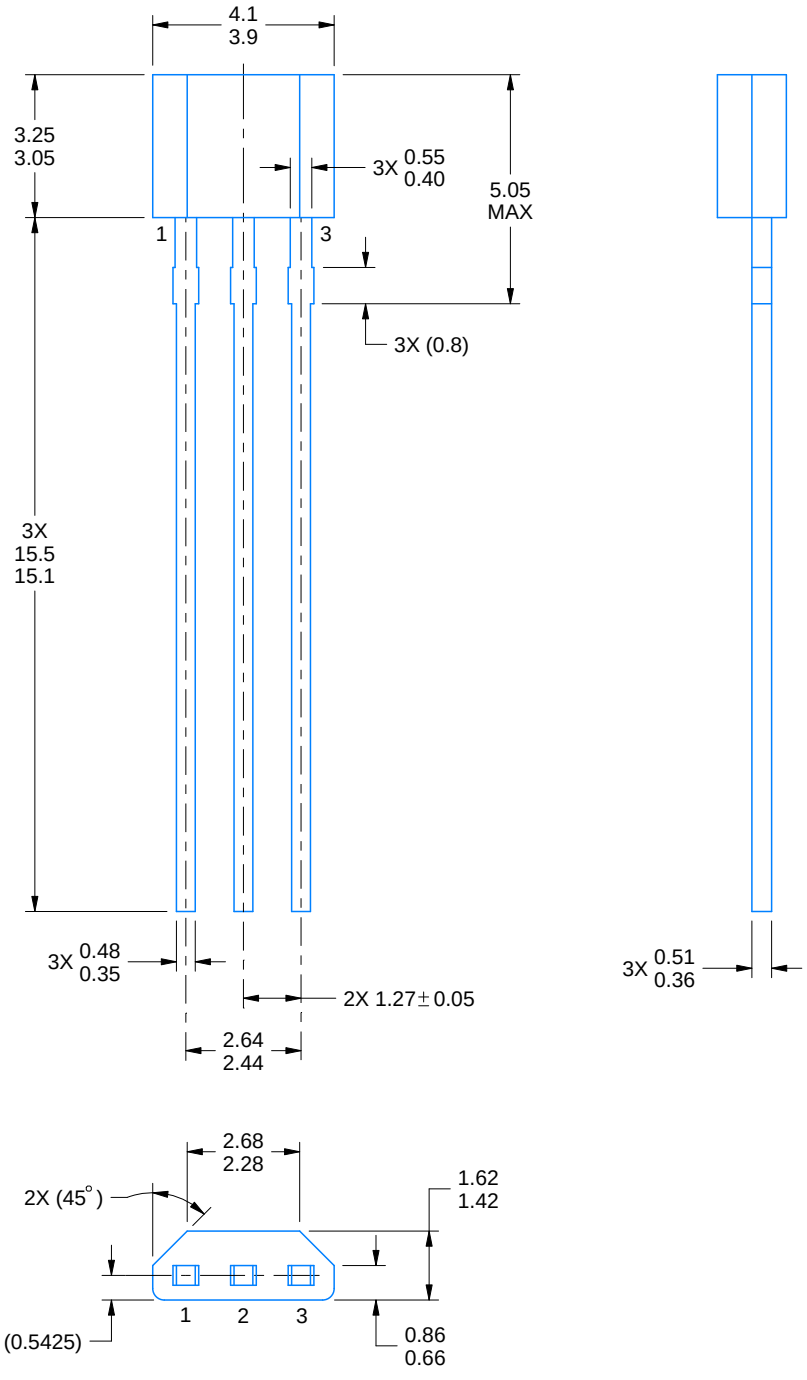
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV5032AJDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5032AJDMRR	X2SON	DMR	4	3000	200.0	183.0	25.0
DRV5032DUDBZR	SOT-23	DBZ	3	3000	183.0	183.0	20.0
DRV5032DUDMRR	X2SON	DMR	4	3000	200.0	183.0	25.0
DRV5032FADBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5032FADMRR	X2SON	DMR	4	3000	200.0	183.0	25.0
DRV5032FBDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5032FCDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5032FDDMRR	X2SON	DMR	4	3000	200.0	183.0	25.0
DRV5032ZEDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0

PACKAGE OUTLINE

LPG0003A

TO-92 - 5.05 mm max height

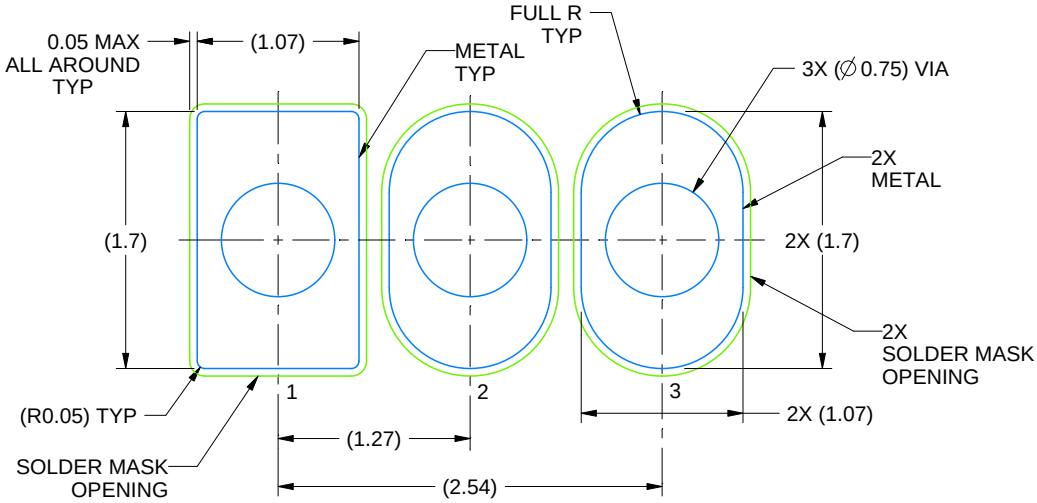
TRANSISTOR OUTLINE



4221343/C 01/2018

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



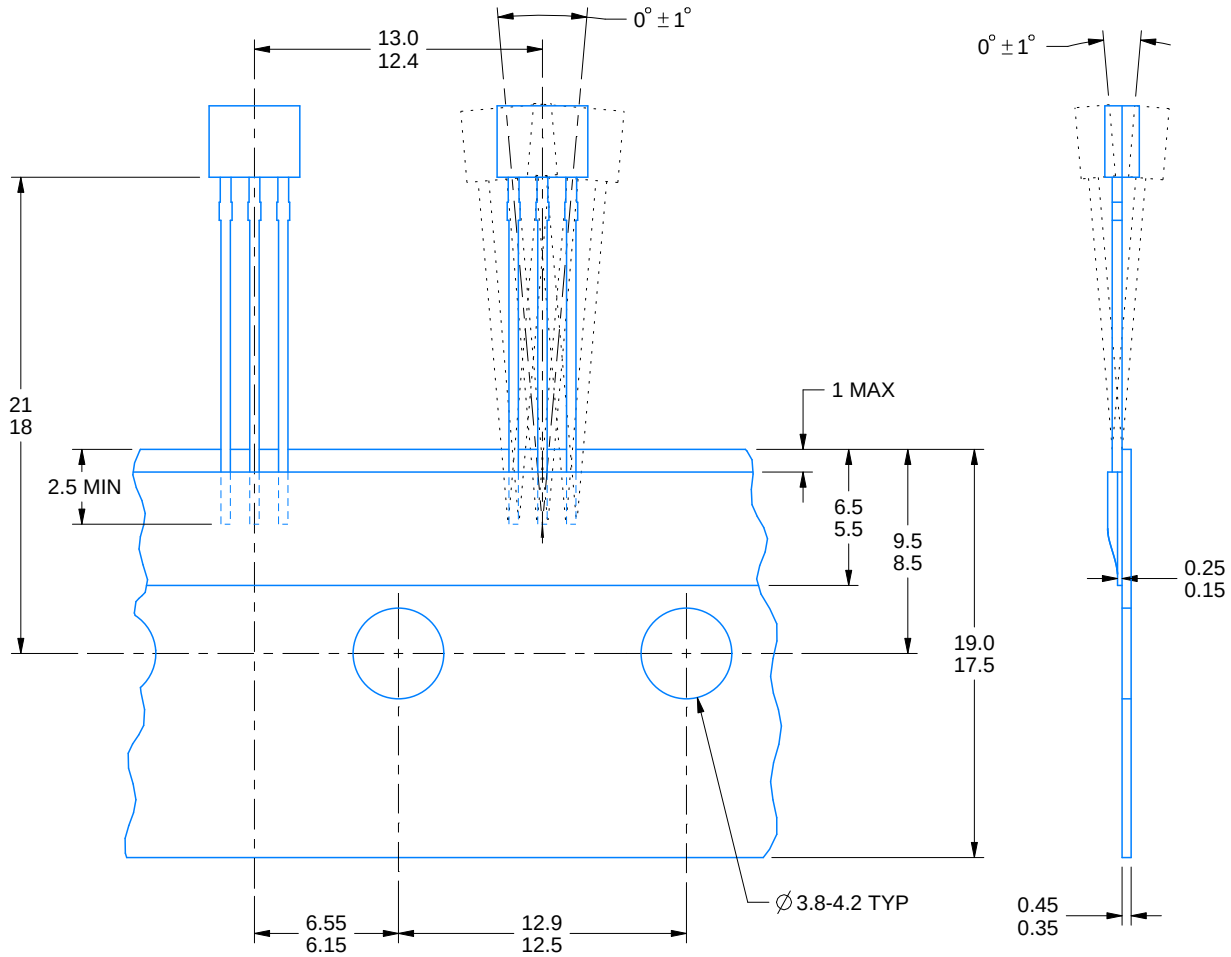
LAND PATTERN EXAMPLE
NON-SOLDER MASK DEFINED
SCALE:20X

4221343/C 01/2018

LPG0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



4221343/C 01/2018

GENERIC PACKAGE VIEW

DMR 4

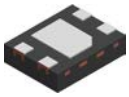
X2SON - 0.4 mm max height

1.1 x 1.4, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4229480/A

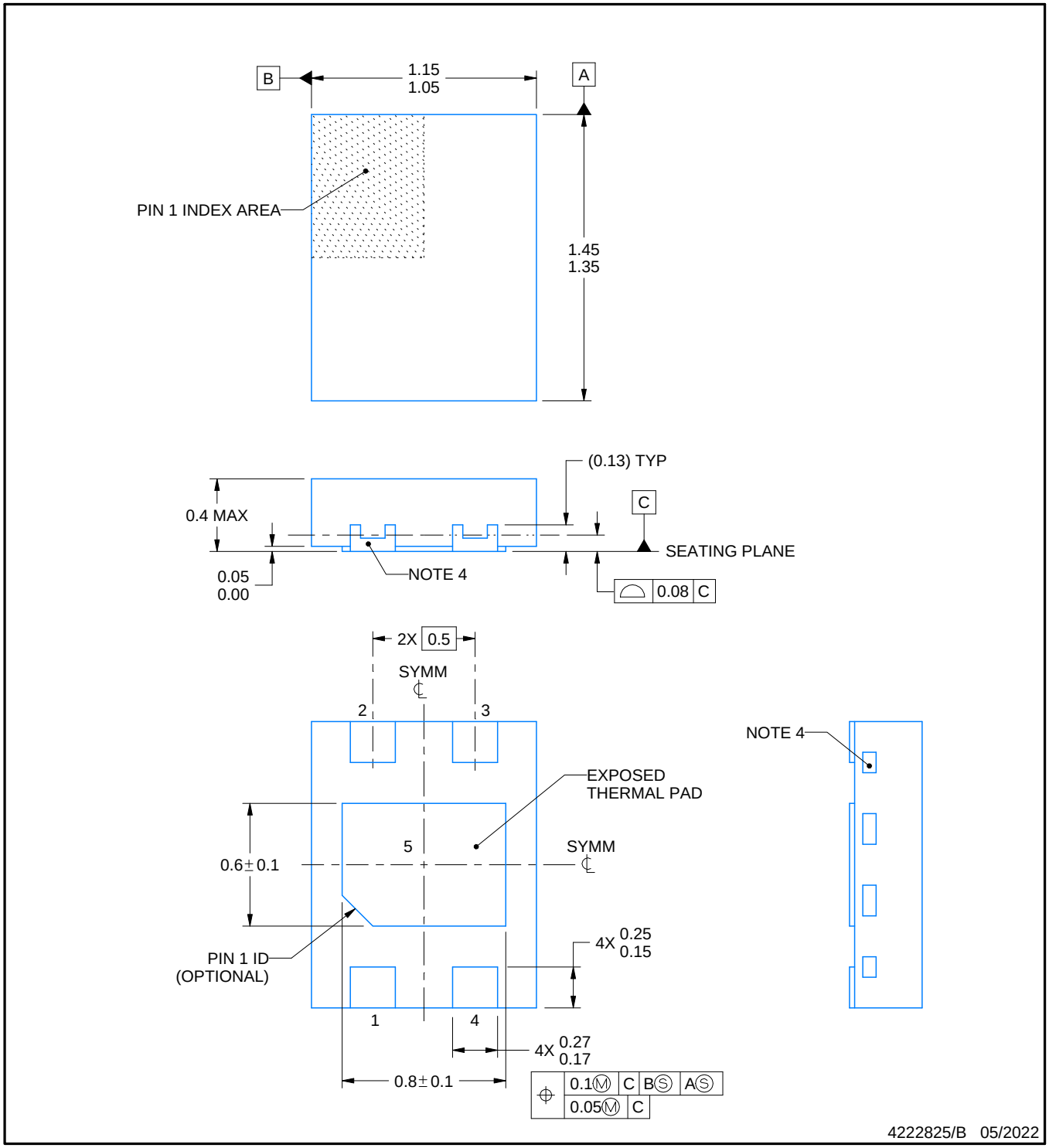


PACKAGE OUTLINE

DMR0004A

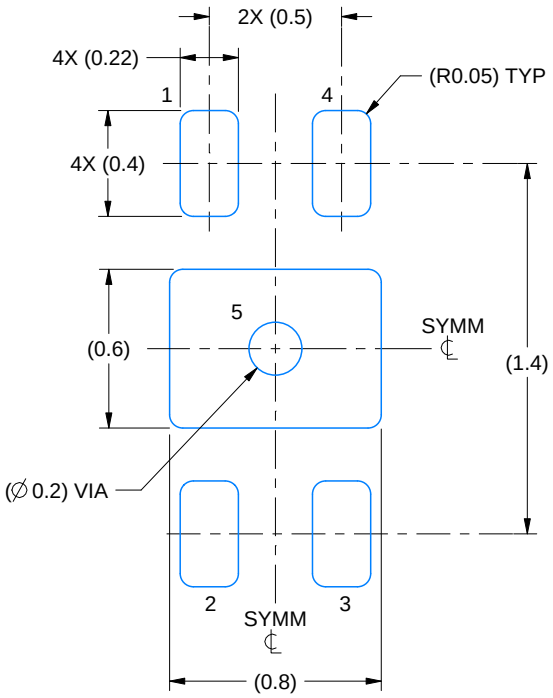
X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD

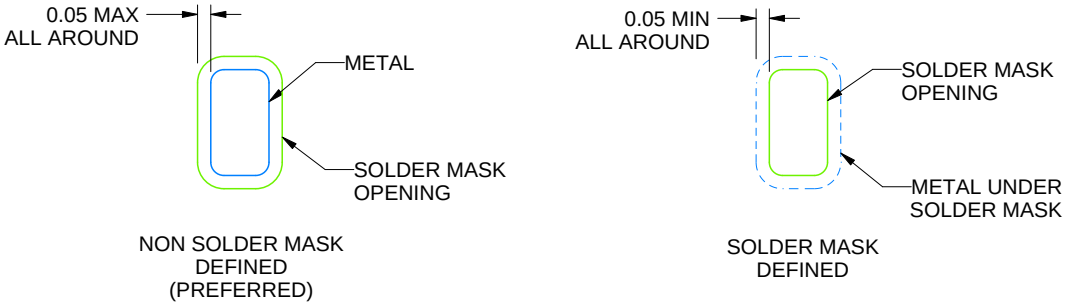


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Quantity and shape of side wall metal may vary.



LAND PATTERN EXAMPLE
SCALE:35X

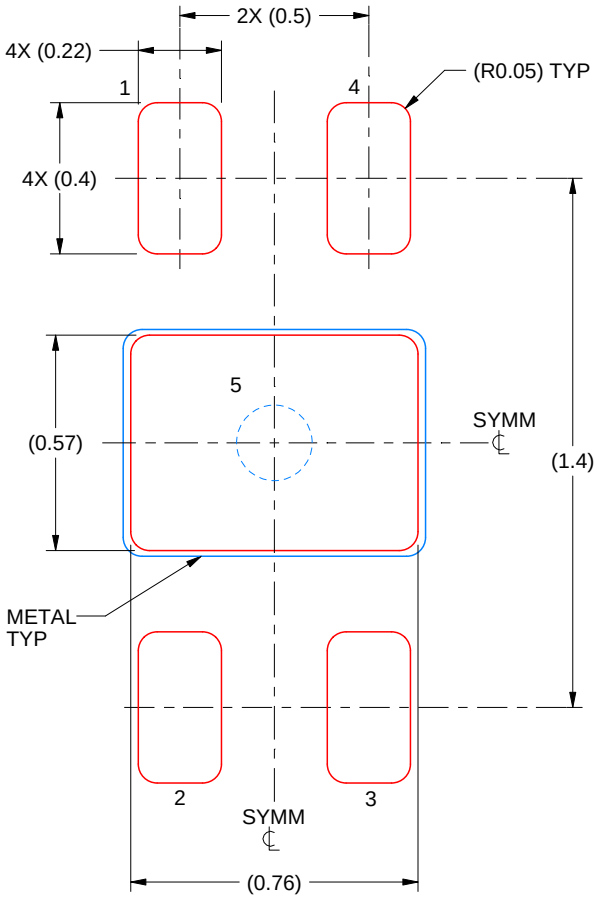


SOLDER MASK DETAILS

4222825/B 05/2022

NOTES: (continued)

5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If all or some are implemented, recommended via locations are shown. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

EXPOSED PAD 5:
90% PRINTED SOLDER COVERAGE BY AREA
SCALE:50X

4222825/B 05/2022

NOTES: (continued)

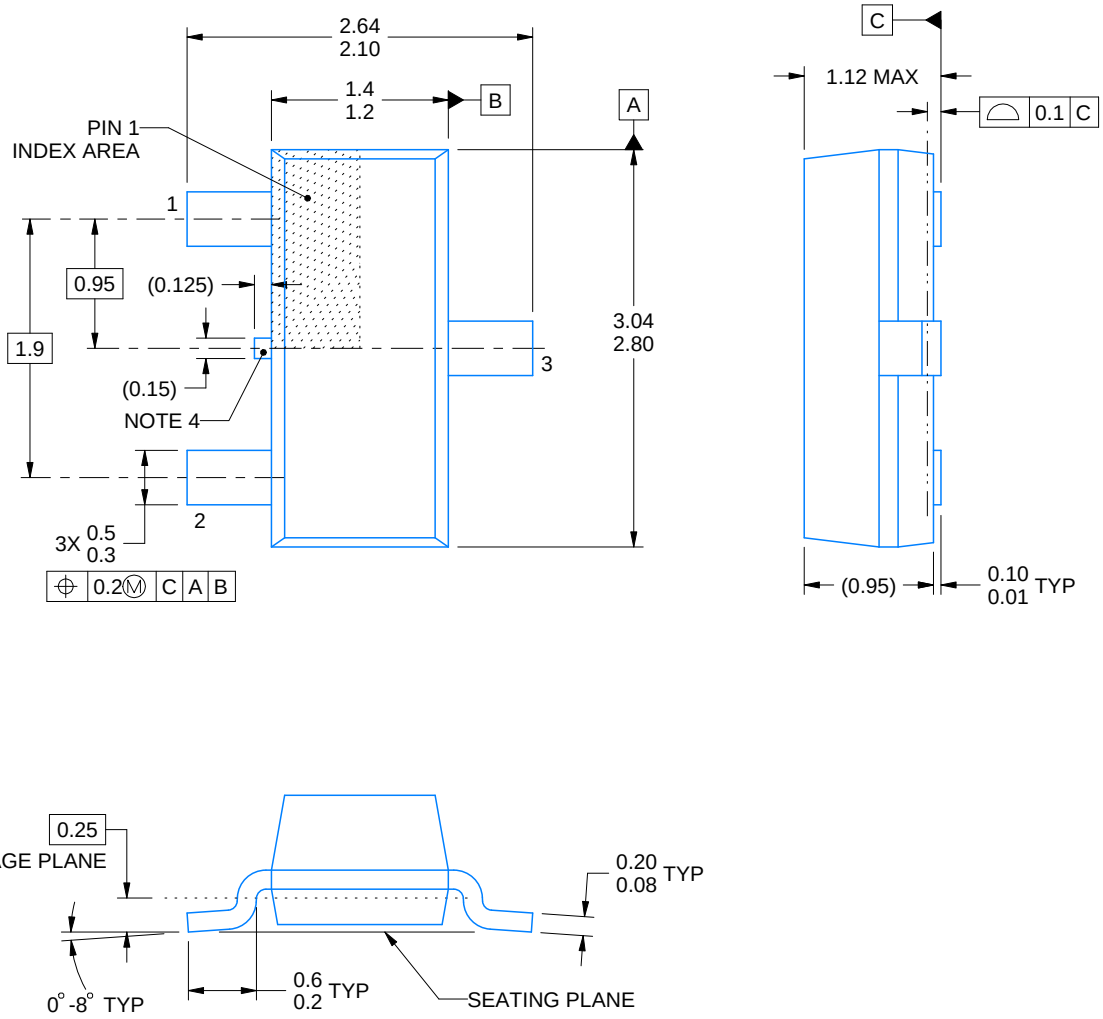
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

DBZ0003A

SOT-23 - 1.12 mm max height

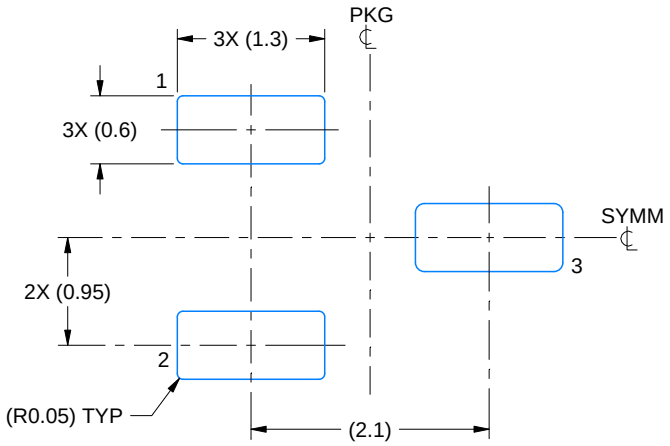
SMALL OUTLINE TRANSISTOR



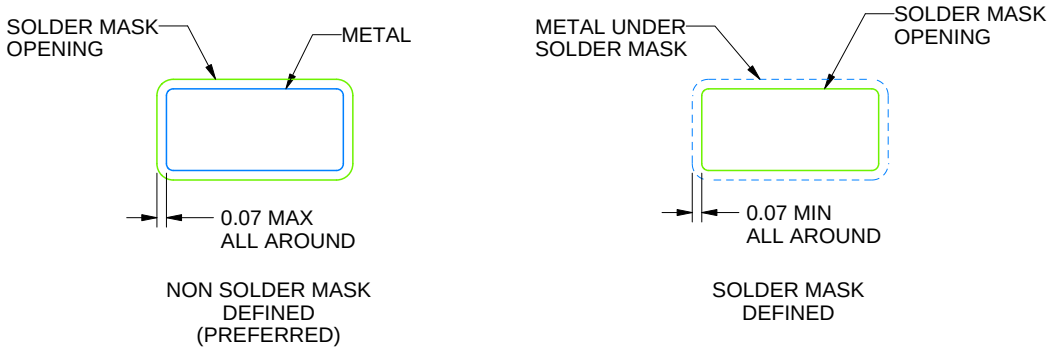
4214838/D 03/2023

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration TO-236, except minimum foot length.
4. Support pin may differ or may not be present.



LAND PATTERN EXAMPLE
SCALE:15X

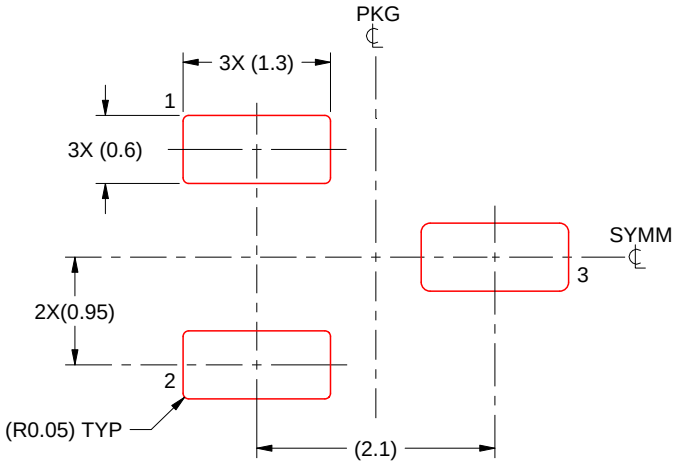


SOLDER MASK DETAILS

4214838/D 03/2023

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4214838/D 03/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス· デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated