

半導体およびICパッケージの熱評価基準

Darwin Edwards

概要

半導体と集積回路(IC)パッケージ用の、 $\theta_{JA} \sim \Psi_{JT}$ 範囲の熱評価基準(thermal metrics)は数多く存在します。これらの熱評価基準は、これらを使用してシステムの接合部温度を概算しようとする設計者に誤用されることがよくあります。このドキュメントでは従来の熱評価基準と新しい熱評価基準について説明し、システム・レベルの接合部温度の概算という点から、それらの応用について正しく考察します。

目次

1 Theta-ja (θ_{ja}) Junction-to-Ambient(接合部～周囲)および Theta-jma (θ_{jma}) Junction-to-Moving Air (接合部～空気流状態)	2
2 Theta-jc (θ_{jc}) Junction-to-Case(接合部～ケース).....	5
3 Psi-jt (Ψ_{jt}) Junction-to-Top of Package (接合部～パッケージ上面).....	8
4 Theta-jb (θ_{jb}) Junction-to-Board (接合部～ボード).....	9
5 Psi-jb (Ψ_{jb}) Junction-to-Board (接合部～ボード).....	11
6 工業用および商業用温度範囲.....	12
7 定義集.....	12
8 参考文献.....	12

図目次

図 1 各種パッケージについての、1s PCBと2s2p PCBの比較.....	3
図 2 CSPIに対するダイ・サイズの影響.....	4
図 3 J/A vs. ピン～パッド間の距離.....	4
図 4 銅冷却板の測定プロセス.....	6
図 5 接合部～ボードの抵抗値.....	10
図 6 伝熱抵抗.....	10
図 7 θ_{jb} の測定技法.....	11

表目次

表 1 任意のパッケージ外形についての θ_{ja} に影響する要因.....	2
表 2 増倍率(係数).....	5
表 3 標準的な128 TQFP パッケージの場合の Ψ_{jt}	8

1 Theta-ja (θ_{ja}) Junction-to-Ambient(接合部～周囲)および Theta-jma (θ_{jma}) Junction-to-Moving Air (接合部～空気流状態)

接合部～周囲熱抵抗(θ_{ja})は最も一般的に報告されるとともに、最も誤用されることの多い熱評価基準です。 θ_{ja} は、特定の試験材(test coupon)に取り付けられたICパッケージの熱性能の評価基準です。 θ_{ja} の目的は、あるパッケージの相対的な熱性能の比較基準となることです。これにより、TIデバイスの熱性能を他社デバイスと比較することが可能になります。これは、TIや他社がEIA/JESD 51シリーズのドキュメントに記載されたJEDEC規定の標準テストを使用して θ_{ja} を測定する場合も同じです。ただし場合によっては、JEDEC規定の条件に従わずに、標準からの逸脱してしまうこともあります。このようなテストのばらつき(test variations)は、 θ_{ja} の測定値に重大な影響を与える可能性があります。したがって、テスト条件が θ_{ja} 値とともに報告されていない限り、信頼性のある θ_{ja} 値とみなすことはできません。

θ_{ja} の測定は、次のような手順で行われます。(これは、EIA/JESD 51-1に記載された手順の要約です)

- ステップ1. 電力の消費と、チップ最大温度測定の間方が可能な熱テスト・チップを搭載した部品(通常は集積回路(IC)パッケージ)を、テスト・ボードに取り付けます。
- ステップ2. テスト・チップの温度検出部品(temperature sensing component)を校正します。
- ステップ3. パッケージ/テスト・ボードのシステムを、無風状態(θ_{ja})または空気流状態(θ_{jma})環境のどちらかに配置します。
- ステップ4. 既知の電力を、テスト・チップ内で消費します。
- ステップ5. 定常状態に達した後、接合部温度を測定します。
- ステップ6. 周囲温度の測定値と接合部温度の測定値を比較した差を計算し、消費された電力で割ると、 θ_{ja} の値が $^{\circ}\text{C}/\text{W}$ 単位で得られます。

1.1 利用方法

残念ながら、システム設計者が θ_{ja} を利用して、自分のシステムで使用する場合のデバイスの接合部温度を概算することはよくあります。 θ_{ja} から接合部温度を計算するには、次に示す等式が有効であると考えられがちです。

$$T_{junction} = T_{ambient} + (\theta_{ja} \times Power) \tag{1}$$

これは、温度パラメータ θ_{ja} の応用方法としては誤っています。 θ_{ja} はパッケージのみではなく、多くの他のシステム・レベル特性(部品が搭載されたプリント回路基板(PCB)の設計とレイアウト等)に大きく左右されるためです。実際テスト・ボードはデバイスのリードにはんだ付けされたヒート・シンク状態です。テスト・ボードの設計や構成を変更すればヒート・シンクの効率も変わり、したがって θ_{ja} の測定値も変わることになります。実際に、無風状態では、JEDECの規定する θ_{ja} 測定値(チップの生成する電力のほぼ70~95%)はパッケージ表面からでなくテスト・ボードから消費されます。 θ_{ja} の判定に使用される試験材がシステム・ボードが接近している)ケースは減多にないため、式(1)を使用するときわめて不正確な値が出る結果になります。

表1は、任意のパッケージ外形について、すべての素材が一定に保たれた場合に θ_{ja} に影響する可能性のある要因です。一列目は要因であり、二列目は要因の影響についての経験則による概算値です。

表 1 任意のパッケージ外形についての θ_{ja} に影響する要因

θ_{ja} に影響する要因	影響の強さ(経験則)
PCB設計	強(100%)
チップまたはパッドのサイズ	強(50%)
内部パッケージの幾何学的形状	強(35%)
高度	強 (18%)
外部周囲温度	弱(7%)
電力消費	弱 (3%)

θ_{ja} はパッケージのみではなく、パッケージやPCB等の環境要因の特性であるという事実を考慮すれば、あるパッケージの熱性能を様々なメーカーのパッケージと比較するための値として使用するのに最も適しています。例えば、あるTI製品パッケージの θ_{ja} が40°C/Wと報告されており、ある競合他社製品の θ_{ja} 値が45°C/Wであれば、そのTI製品をアプリケーションで使用すると競合他社製品よりも10%低い温度で動作する可能性が高いことになります。

1.2 テスト・カード（テスト基盤）の影響

最近になって、IC パッケージの熱性能を測定し報告するための規格(standard)のセットがJEDECにより策定されました。これらの規格はEIA/JESD 51に該当します。EIAJ/Semiにも、JEDEC版とは大幅に異なる熱評価規格(thermal standards)のセットがあります。 θ_{ja} は定数(constant)ではないため、比較を試みる前に θ_{ja} の計算や測定に使用された規格を判定することが非常に重要となります。

JEDECの規定(specification)内では、2種類のテスト・ボード（基盤）が許容されています。1s（シングル信号層）構成では、適度な数の部品が装着されたマルチプレーン・システム・レベルのPCBのアプリケーション用に、標準的に提供されます。2s2p（2層の信号層、2層のパワープレーン）構成では、部品の多くない埋め込みPOWERとGNDプレーンを使用した高密度のボードを前提とした場合に、最良の性能が提供できます。

図1では、17種類のパッケージ・タイプについて、上記ボード2種類の θ_{ja} の違いをモデル化して示してあります。これらのモデルでは、すべての素材とパッケージ形状が同じにされていることに注意してください。

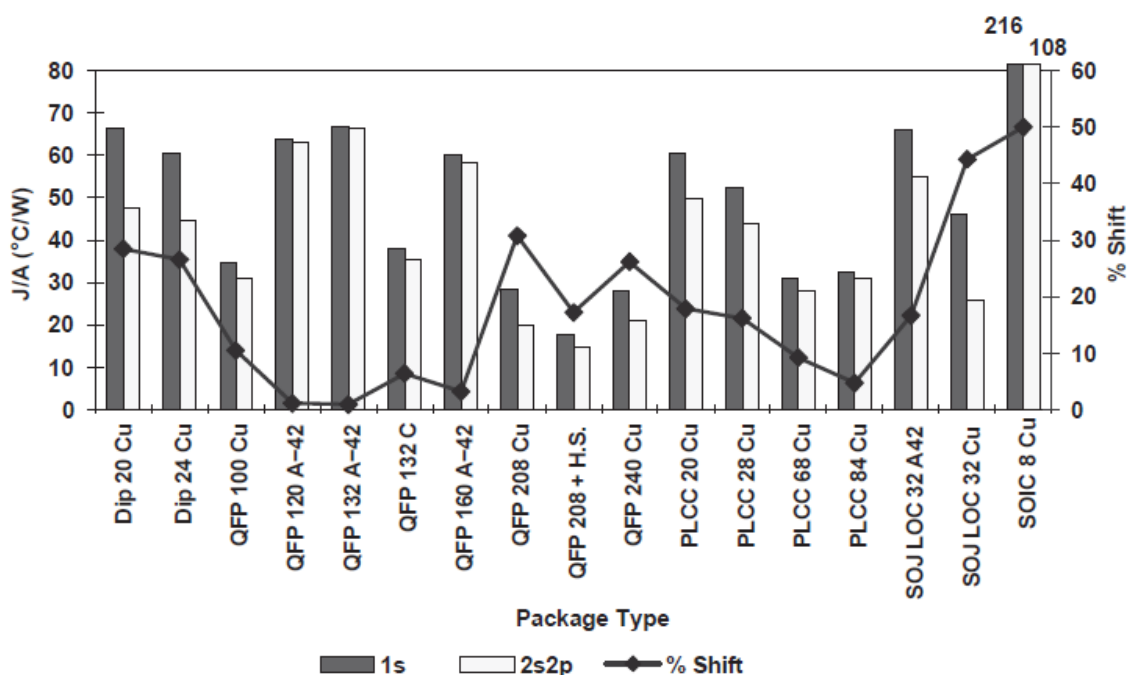


図1 各種パッケージについての、1s PCBと2s2p PCBの比較

上記のように、構造1Sと2Sで、 θ_{ja} 比較で50%の違いができるものもあります。

1.3 ダイ・サイズの影響

パッケージ内部のチップまたはダイ・パッドは、チップまたはパッドが十分大きければ、ヒート・スプレッドと同様に機能することが可能です。ヒート・スプレッドの機能は2つの要素からなります。第一に、チップのホット・スポットからパッケージ表面のより広い領域にわたってエネルギーを分散させることにより、対流エネルギー損失を大きくします。第二に、パッドからリード・フィンガーまたはパッケージ・ボールまでの熱伝達(heat transfer)を大きくします。リード・フィンガーまたはパッケージ・ボールに伝わった熱は、その後PCBに伝導されます。図2は、テープベースのエリア・アレイ・チップ・スケール・パッケージ (CSP)

の場合に、ダイ・サイズが θ_{ja} に与える影響を示しています。図のように、このパッケージの θ_{ja} はダイ・サイズが小さくなるにつれてほぼ8倍にもなります。ダイのサイズを縮小する計画がある場合は、パッケージに合わせて θ_{ja} の測定や計算を再度行うことが重要になります。

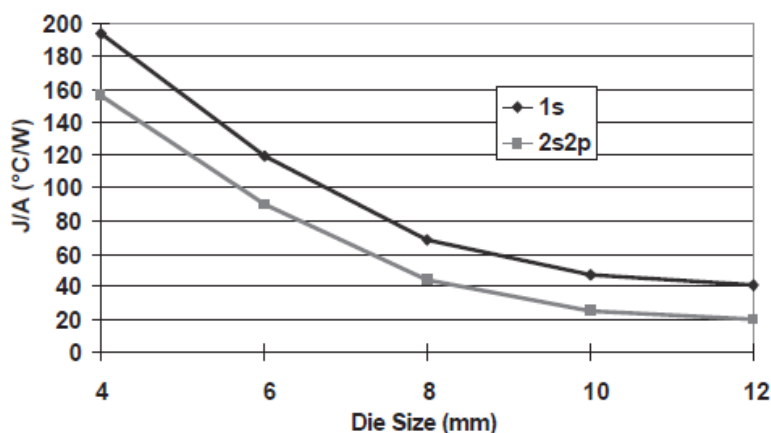


図 2 CSPIに対するダイ・サイズの影響

1.4 内部パッケージの幾何学的形状(geometrical configurations)

このセクションでは、パッケージ内部のレイアウトについて言及します。紹介するレイアウトの種類は、従来のリード・フレーム・パッケージ、スモール・パッド(S-Pad)・パッケージ、リードオン・チップ(LOC)、ボール・グリッド・アレイ(BGA)パッケージ等様々です。これらより一般的な幾何学的形状も、パッケージの熱性能に大きく影響する可能性があります。これらには、パッケージ内のリードの先端(tip)～ダイ・パッド間の距離(図3参照)の他、パッド～リード・フィンガー間のダウンセット部分も含まれます。後者は、薄型パッケージでは特に重要な熱的基準です。

BGAでは、ダイからパッケージ・ボールに熱を分散させ、そこからさらにPCBに伝導させるために、インターポーザ使用の配線構成(interposer trace configuration)の設計が重要となります。

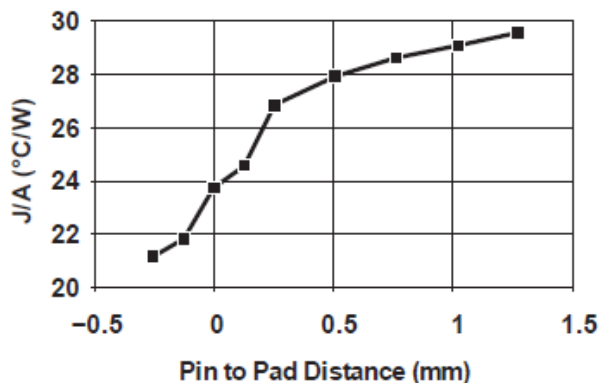


図 3 J/A vs. ピン～パッド間の距離

1.5 高度

周囲環境の空気圧は高度とともに変化するため、空気の冷却効率もそれに従って変化します。IBM[1]によれば、高度8000 ftではデバイスが動作する温度が、海面位で動作する同じデバイスと比べて20%高温になることが想定されます。他の研究でも、高度を様々に変えて使用した場合に、ファンの性能と内部ケース(internal chassis)の空気流に大きな変化が見られました。これらの影響は、熱的観点から見てシステム設計にほとんど余裕がない場合に特に考慮する必要があります。大手のシステム企業の多くでは、自社の圧力室を使用して、自社システムを様々な有効高度(various effective)でテストしています。通常、これらの企業では自社の設計に、様々な分圧で動作する場合の内蔵部品温度測定のための計測機器を搭載しています。表2には、海面位での θ_{ja} を下げるための増倍率(係数)を記載してあります(IBMの著作物より引用)。

表 2 増倍率(係数)

高度 (ft)	増倍率(係数)
0	1.0
3000	1.1
5000	1.14
7000	1.17
8350	1.2

1.6 周囲温度

空気の密度、粘度、熱容量は温度とともに変化するため、 θ_{ja} が周囲温度とともに変化するのは当然といえます。TIの熱実験室での実験では、周囲温度0~100°Cで測定した場合、 θ_{ja} が約10~20%向上することが示されています。つまり、周囲温度100°C時の θ_{ja} は、周囲温度0°C時の θ_{ja} と比較して約20%向上しています。

1.7 電力消費(Power Dissipation)

デバイスの表面温度は、対流と放射の両方によるパッケージからのエネルギー損失を促進します。パッケージ表面の温度が高くなるほど、対流と放射による周囲環境への熱損失の効率が向上します。したがって、パッケージの電力が2倍になると θ_{ja} が約3%向上するというのも不思議ではありません。電力損失が非常に小さい場合は、 θ_{ja} がパッケージ電力レベルの定格値より2~3倍高くなることもあります。

1.8 Theta-ja の実効値(Effective)

Theta-ja (θ_{ja}) はシステム・レベルのパラメータであり、前のセクションで述べたようにシステム・パラメータに大きく依存します。したがって、Theta-jaの実効値(Effective)である $\theta_{ja\text{effective}}$ (単純に、関心対象のシステムで動作するデバイスの θ_{ja} です)を定義することが役立つ場合もあります。 $\theta_{ja\text{effective}}$ がシステムの熱モデリングまたは測定値から概算できる場合は、システム上にある周囲の部品の電力が変化しないことを前提として、式1を使用して接合部温度を計算できます。その後、式1は次のようになります。

$$T_{\text{junction}} = T_{\text{ambient}} + (\theta_{\text{jaeffective}} \times \text{Power}) \quad (2)$$

$\theta_{ja\text{effective}}$ を導くシステム条件は、 $\theta_{ja\text{effective}}$ を報告する場合に常に定義する必要があります。

2 Theta-jc (θ_{jc}) Junction-to-Case(接合部~ケース)

接合部~ケース熱抵抗の評価基準(metric)は本来、ヒート・シンクが取り付けられた場合にパッケージの熱性能を概算できるようにするために考案されたものです。JEDECのJESD51.1では、Theta-jcについて「同一表面の放熱が正しく行われて表面全体の温度変化が最小限にされている場合の、半導体デバイスの動作部からチップ装着領域に最も近いパッケージ(ケース)外面までの熱抵抗」と記載されています。現在、 θ_{jc} について定義したJEDEC仕様はありませんが、 θ_{jc} の測定用としては、一般的に知られている工業的手法(業界慣行)があります。次のセクションでは、この方法について説明します。SEMI規格G43-87では、 θ_{jc} 測

定用として浸漬熱法(fluid immersion method)が記載されています。TIでも過去にこの方法を使用したことがありますが、あくまで過去に得られた値のみしか存在しないため、ここで詳細に述べることはしません。

2.1 銅冷却板(Cu Cold Plate)による θ_{jc} の測定

この方法では、テスト・デバイスのほぼすべての電力を強制的に、規定されたパッケージ表面に流します。ヒート・シンクをデバイスに貼り付ける方法によって、この規定された表面はパッケージ上面か底面のどちらかになりますが、上面になるのが最も一般的です。 θ_{jc} は、ダイ～ヒート・シンク装着表面間の熱抵抗の判定に適した値です。

要約した手順を次に示します。

ステップ1. 熱テスト・チップが正しく搭載されたICパッケージを、テストPCB(通常は1s JEDEC定義のテスト・ボード)に取り付けます。

ステップ2. ケース上面を測定する場合は、パッケージを裏返しにして、銅冷却板(恒温流体が循環している銅部分)に接着します。また、パッケージの一次冷却経路がはんだ付けされたプレートを通じてPCBに通じている場合は、PCBを介して銅冷却板をパッケージ底面へ接触させるという方法もあります。

ステップ3. シリコン放熱グリス等の熱伝導材料を使用して、冷却板～パッケージ間の熱的結合(thermal coupling)を実現します。

ステップ4. 試験材の周囲に断熱処理(insulation)を行って、寄生熱損失を最小限にします。

ステップ5. デバイスに電力を印加します。

ステップ6. テスト・チップの接合部温度を測定します。

ステップ7. この表面に圧着されている熱電対等の温度センサを使用して、冷却板に接触しているパッケージ表面の温度を測定します。

ステップ8. 測定された温度の差分(delta)を消費された電力で除算することにより、 θ_{jc} を計算します。

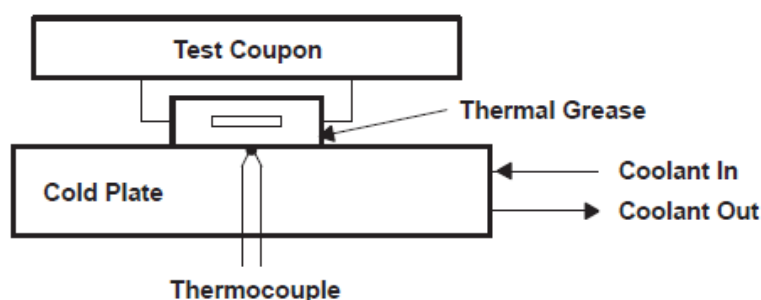


図4 銅冷却板の測定プロセス

2.2 Theta-jc (θ_{jc}) の応用

式3の、 θ_{jc} は、従来のものであり、いまでは時代遅れのものです。

$$\theta_{ja} = \theta_{jc} + \theta_{ca} \quad (3)$$

ここで、パッケージの熱性能 θ_{ja} は2つの抵抗値 θ_{jc} と θ_{ca} の和であることが報告されています。 θ_{ca} は、この式で定義されているケース～周囲間の熱抵抗を表します。これは従来、メタル・キャンを使用したパッケージには有効な式だったかもしれませんが、メタル・キャン・パッケージは比較的溫度が一定していて、PCBと熱的に結合していないためです。しかしこれらの条件は、PCBと緊密に結合した現在のプラスチック製やセラミック製のパッケージには当てはまりません。現在の多くのパッケージでは温度勾配が大きくなっているため、式3の意義については疑問の余地があります。

従来から存在する、ただしもう有効ではない θ_{jc} の使用方法として、システムで動作するチップの接合部温度の計算があります。システムで動作するデバイスのケース温度は、熱電対、IRカメラ、蛍光光学プローブ(fluor-optic probe)を使用して測定されます。そして、次の式(式4)が接合部温度の計算に誤使用されることになります。

$$T_{junction} = T_{case} + (\theta_{jc} \times Power) \quad (4)$$

ここで誤っているのは、標準的なプラスチック・パッケージで対流し、パッケージの上面から放射される熱エネルギーの割合はごくわずかしかないという推論です。実際には、チップからの熱エネルギーの60～95%が対流し、実際にパッケージが装着されているPCBから放射されていることが多くのモデルで示されています。全体の電力が上面から消費されると仮定すると、式4で計算される接合部温度は実際よりも高くなります。熱マージンを伴う設計ではこのことが面倒な問題になりますが、熱マージンを伴わない設計では誤った制約が課される可能性があります。この θ_{jc} の制約は、新しい熱評価基準 Ψ_{jt} により克服されます。 Ψ_{jt} について、次に説明します。

式5は、高効率のヒート・シンクを、 θ_{ja} に比べて θ_{jc} が小さくなるデバイスの上面に取り付けた場合の、 θ_{jc} の正しい応用例です。

$$T_{junction} \cong T_{ambient} + ((\theta_{jc} + \theta_{cs} + \theta_{sa}) \times Power) \quad (5)$$

ここで、 θ_{sa} はヒート・シンク～ヒート・シンクの周囲(自然放熱)性能を表し、 θ_{cs} はケース～熱伝導材料のシンク熱抵抗です(式7参照)。周囲温度は θ_{sa} の特性化に使用される場所の温度であり、通常はヒート・シンクからある程度離れています。この式は、 θ_{ja} と比較して θ_{jc} が小さいパッケージの場合に最も確度が高くなります。これは、十分に効率の良いヒート・シンクを張り付けていれば、パッケージ上面を通して熱の大部分を放出できるということです。

システム構成として θ_{ja} が既知の場合は、 θ_{ja} 、 θ_{jc} 、 θ_{sa} を任意に組み合わせた場合に、式5よりも正確な概算が式6で可能になります。

$$T_{junction} \cong T_{ambient} + \left(\frac{\theta_{ja} \times (\theta_{jc} + \theta_{cs} + \theta_{sa})}{\theta_{ja} + \theta_{jc} + \theta_{cs} + \theta_{sa}} \right) \times Power \quad (6)$$

2.3 Theta-cs (θ_{cs})

θ_{cs} を計算する最も適切な方法は θ_{cs} の値を実際に測定することですが、それが不可能な場合は式7を使用して θ_{cs} を概算できます。任意の二表面間に形成される可能性のある熱界面抵抗が無視されているために、これはあくまで概算値にすぎないことに注意してください。

$$\theta_{cs} = \frac{T}{k \cdot A} \quad (7)$$

ここで、各英文字は次のことを表します。

T = パッケージ～ヒート・シンク間の界面層の厚さ

k = 熱伝導材料の大部分の熱伝導率

A = 熱伝導材料が塗布された領域

2.4 Theta-jc top(上面)と Theta-jc bottom(底面)

ヒート・スラグや露出パッド等の機構を使用して、パッケージの上面、底面、両面のどれかから熱を放散できるようになっているパッケージもあります。片面のみを熱の放散に使用する場合は、JEDEC JC51.1の規定に基づいて、Theta-jcに使用される面が選択されます。露出パッドがPCBにはんだ付けされていても、パッケージ上面にもヒート・シンクを組み込みたいと設計者が思う場合もあります。このような場合には、Theta-jc top(上面) (θ_{jctop})とTheta-jc bottom(底面) ($\theta_{jcbottom}$)を定義して、どちらの表面であるかについて混乱が起きないようにすることが適切です。上面とはPCBと相対していないパッケージ面を指し、底面とはPCBの方に向けたパッケージ面を指します。 $\theta_{jcbottom}$ を測定するには、カットアウト(切欠き)を設けることでパッケージ底面～銅冷却板間の接触が可能になるように構成された特殊なPCBを使用します。銅冷却板と接触している場合は、パッケージ底面で測定された温度がケース温度となり、ケースとチップ接合部温度の温度差分(delta)の計算に使用されます。

ここで注記しておく必要がありますが、Texas Instrumentsではこれまで、Theta-jp junction-to-pad (接合部～パッド)という用語を使用して接合部～パッケージの露出パッド間の熱抵抗を表すことがありました。この用語は、パッケージの上面と底面のどちらにパッドが露出しているかには関係なく使用されています。

3 Psi-jt (Ψ_{jt}) Junction-to-Top of Package (接合部～パッケージ上面)

ケース温度測定値から使用中の接合部温度を概算するための熱評価基準をユーザー・コミュニティに提供するための試みとして、新しい熱評価基準 Ψ_{jt} が業界で採用されています(EIA/JESD 51-2)。この評価基準は、ギリシャ文字のTheta (θ)でなく、Psi(Ψ)で定義されています。 Ψ_{jt} は真の熱抵抗ではないためです。

次に示す Ψ_{jt} の測定手順は、EIA/JESD 51-2に記載のものを要約したものです。

- ステップ 1. テスト・パッケージ(通常は熱テスト・ダイを搭載)をテスト・ボードに取り付けます。
- ステップ 2. ファイン・ゲージ熱電対線(36ゲージ以下)を、パッケージ上面中央に接着します。
- ステップ 3. 熱電対の放熱性を最小限にするために、パッケージの周囲に熱電対線を巻きまます。
- ステップ 4. テスト・ダイで電力を消費させます。
- ステップ 5. テスト・ダイ接合部温度と熱電対温度を測定します。
- ステップ 6. 接合部温度～表面温度間の熱勾配を、消費された電力で割ります。

Ψ_{jt} が真の熱抵抗でない理由とは何でしょうか。上記の手順では、テスト・ダイにより生成された熱エネルギーが、選択的な(preferential)伝熱経路に沿って正常に流れることができるようになっています。ダイからパッケージ上面に流れる熱の量を実際に測定して知ることはできませんが、 Ψ_{jt} を計算する目的で、デバイスの総電力であると仮定します。この仮定が無効であることは明白ですが、実験配置(experimental configuration)がICパッケージのアプリケーション環境に非常に近いため、このようにして計算を行うと Ψ_{jt} は非常に役立つ数値になります。そのため、テスト中にダイからパッケージ上面に流れるエネルギーの量は、アプリケーション環境でのエネルギーの流れの分配(partitioning)に似ています。式8を使用すると、式4の場合に比べて、実際の接合部温度を非常に正確に概算できます。

$$T_{junction} = T_{case} + (\Psi_{jt} \times Power) \quad (8)$$

プラスチック・パッケージの場合は、 θ_{jc} 値が4～15°C/Wであるのに対して、 Ψ_{jt} は通常0.5～2.0°C/Wになります。パッケージが薄くなるほど、 Ψ_{jt} 値は小さくなります。ヒート・スラグを埋め込んだパッケージの Ψ_{jt} 値はゼロに近くなります。図3に示すように、 Ψ_{jt} はボードの構成と空気流条件の両方によって変化することに注意してください。これらの値は、モデリングを介して取得されます。

表 3 標準的な128 TQFP パッケージの場合の Ψ_{jt}

空気流	1s PCB	2s2p PCB
0 LFM	0.7 °C/W	0.5 °C/W
250 LFM	1.8 °C/W	1.4 °C/W

3.1 ケース温度の測定

ケース温度は、デバイス上面で最も高い温度と定義され、ほとんどの場合、上部表面またはデバイスのリッドの中心温度を指します。ケース温度測定技法としては、(正確度が高い順に)数種類を挙げると、IRカメラ、蛍光光学プローブ(fluor-optic probe)、熱電対、IRガン(最大視野直径4mm)が使用可能です。測定を実行する技法として熱電対を選択する場合は、ファイン・ゲージ線(36～40ゲージ、JまたはK熱電対線)を使用して、熱電対が原因の局所冷却を最小限にします。36よりも大きいゲージの熱電対を使用してケース温度を測定すると、熱電対により表面から熱が奪われるために測定対象の場所が冷却され、式8の計算が無効になってしまうことに注意してください。パッケージ上部表面の測定に大きなゲージの熱電対を使用することの影響はかなり大きく、周囲～実際の表面温度間の差分が50%以上小さくなる可能性もあります。36ゲージ以下の熱電対を採用した場合でも、誤差が発生する可能性はあります。

熱電対を使用する場合は、 $2 \times 2\text{mm}$ を超えない大きさの熱伝導性エポキシ樹脂製ビーズが一方の側に付いた熱電対を、パッケージ表面の中央($\pm 1\text{mm}$)に取り付ける必要があります。熱電対をパッケージ表面にテープで固定することはお勧めしません。熱電対の放熱性を最小限にするために、パッケージの対角線に沿ってPCB表面に熱電対の線を降ろし、最短距離で 25mm にわたって線を巻いてからPCBから離す必要があります。この配線のために、テープを使用して熱電対線をPCBに止めることが可能です。正しくないゲージの熱電対線を使用すると、測定値に5~50%の誤差が発生する可能性があります。

IRカメラまたはIRガンを使用する場合は、測定中に表面の放射率の読み取り値を必ず補正してください。詳細については、お使いの計測器のドキュメントを参照してください。

ヒート・シンクを張り付けた状態でケース温度を測定することは、非常に困難です。ヒート・シンクが測定対象の表面を覆っているためです。ヒート・シンクを張り付けた状態でケース温度を測定したい場合は、次に示す手順をお勧めします。

ステップ 1. ヒート・シンクを取り付けた時にパッケージの中心に穴が来るように、ヒート・シンクに直径 1mm 以下の穴を開けます。ヒート・シンクに穴をあけるのは、必ずヒート・シンクをパッケージに取り付ける前にしてください。加圧のみで接着するタイプの接着剤(接着テープ)を使用してヒート・シンクを取り付ける場合は、この接着剤(接着テープ)を貫通するように穴を開けてください。あわせ面を遮りそうな、バリ等の物質が付着していないことを確認してください。

ステップ 2. ヒート・シンクをパッケージに取り付けます。ヒート・シンクの取り付けにエポキシ樹脂を使用する場合は、ステップ 1で開けた穴を、ワックスやフォーム(発泡剤)等、必ずエポキシ樹脂以外の物質で充填してください。ヒート・シンクの取り付け面をこの物質で汚さないように注意してください。

ステップ 3. 放熱グリスで穴を充填します。エポキシ樹脂が入らないように穴がふさがれている場合は、必ず穴を再び開けてください。

ステップ 4. 前述のタイプのファイン・ゲージ熱電対を穴に装着し、エポキシ樹脂一滴またはテープで固定します。

3.2 Psi-jt vs. Theta-jc (ヒート・シンクを使用する場合)

ヒート・シンクの取り付けが予定されている場合は、 Ψ_{jt} を使用することはできません。その代わりに、式5と式6を使用してください。

4 Theta-jb (θ_{jb}) Junction-to-Board (接合部~ボード)

接合部~ボードの熱抵抗、または接合部~ピンの熱抵抗では、パッケージ~ボード間の熱抵抗を1つの数字で表すことを試みています。実際には、接合部~ボード間の抵抗は、接合部~ピン~ボードおよび接合部~プラスチック~空気~ボード等の様々な抵抗パスを使用して分散されています。それでも、 θ_{jb} のような単一の熱評価基準は、次に示すシンプルな3抵抗使用熱概算(3-resistor thermal approximation)に基づいた、接合部温度の初回通過概算(first-pass estimation)に役立ちます。このモデルでは、接合部~ボード間の抵抗値は単純に、測定またはモデル化された θ_{jb} 値です。接合部~ケース表面の抵抗値は単純に、測定またはモデル化された θ_{jc} 値です。周囲抵抗 R_a は、対流熱損失とパッケージ上面からの放射損失から計算されます。

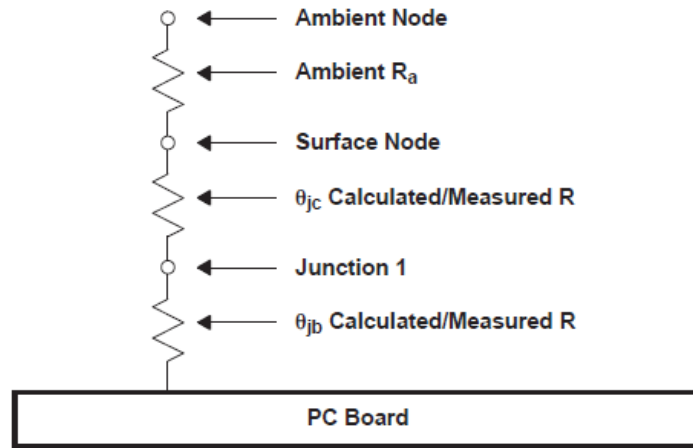


図5 接合部～ボードの抵抗値

システムのシミュレーションを完全にするには、図6に示すように、ボード材、トレース、サーマル・ビア等に接続する伝熱抵抗をさらにボードに組み込んで、システムの各パッケージ用の接合部温度の計算を可能にする必要があります。この図の場合は、PCB～周囲の熱抵抗は、集められてPCB～周囲の抵抗値にまとめられた多くの分散抵抗値で表す必要があります。

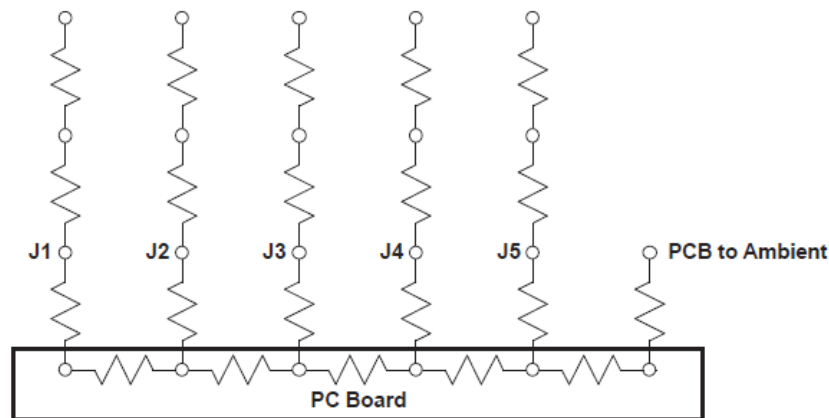


図6 伝熱抵抗

上に示されているよりもさらに詳細なモデルで、 θ_{jb} を使用してシステム接合部温度を計算するためには、システムPCB上のパッケージのフットプリントで θ_{jb} の終点となっている単一の熱抵抗ノードをどのように分配し直すかということが問題になります。エリア・アレイ・パッケージの場合は、チップ、パッケージ、ボードが熱的に非常に緊密に結合されているため、パッケージの熱的接続(thermal connection)をひとつのポイントとして表すことは正しくありません。一般的な解決法は、パッケージの下のPCB表面を、非常に熱伝導性の高い材質のプレートと短絡させることですが、これが誤差の原因になります。別の解決法として、電源とPCBの間にパッケージのフットプリントと同じサイズの、材料のソリッド(ベタ)・ブロックを組み込むというものがあります。このブロックの導電性を計算して、電源～システム・ボード間の正しい θ_{jb} 熱抵抗を求めます。

少数の仮想熱抵抗を使用した、コンパクト・モデルと呼ばれるパッケージを表すためのさらなる作業が、ECのESPIRITグループ主導でヨーロッパで行われています[2]。コンパクト・モデルではより複雑な熱抵抗ネットワークを使用して、より正確にパッケージの熱性能を表します。コンパクト・モデルは現在、大多数のシステム・レベルの熱モデリング・ツールに一般的に実装されており、お求めに応じてTIから提供可能となっています。

4.1 θ_{jb} の測定技法

θ_{jb} を測定するための一次的な方法は次の通りです。

- ステップ 1. 熱テスト・ダイを組み込んだテスト・パッケージをテスト・ボードに取り付けます。
- ステップ 2. ファイン・ゲージ線の 熱電対(36~40ゲージ)を、チップに最も近いデバイス・ピンに接着またははんだ付けします。BGA パッケージの場合は、チップに最も近いパッケージ端の下から外に出ているトレースに熱電対をはんだ付けまたは接着します。
- ステップ 3. 二重になった特殊な冷却板治具でボードを固定します。パッケージ~冷却板表面間は断熱処理(insulation)されますが、冷却板~ボード間は熱的に接続されます。冷却板により、PCBの熱が放散されます。
- ステップ 4. ダイで電力が消費されます。
- ステップ 5. ダイとピンの温度を監視します。
- ステップ 6. 定常状態に達した後、接合部温度とピン温度の差分を、総消費電力で割ります。

この手順は、EIA/ JESD 51-8でさらに正確に定義されています。

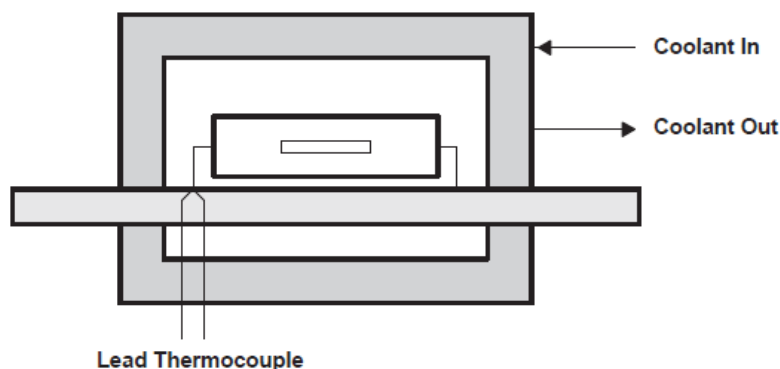


図 7 θ_{jb} の測定技法

5 Ψ_{jb} (Ψ_{jb}) Junction-to-Board (接合部~ボード)

概念的に、 Ψ_{jb} は Ψ_{jt} に非常によく似ています。 Ψ_{jb} は接合部温度~中央部パッケージ・ピン温度間の差分の測定値を、デバイスの消費電力で除算した値を指します。この熱抵抗を介した電力の実際の分配(partitioning)が未知のため、 Ψ_{jb} 自体は真の熱抵抗ではありません。

5.1 Ψ_{jb} の応用

Ψ_{jb} を使用すると、システム設計者がファイン・ゲージ熱電対を使用してボード温度を測定し、また式9を使用して接合部温度を逆算することが可能になります。デバイスの熱の75~95%がPCBにより消費されるため、 Ψ_{jb} が θ_{jb} に近くなることに注意する必要があります。

$$T_{junction} = T_{PCB} + (\Psi_{jb} \times Power) \quad (9)$$

Ψ_{jb} の測定については、EIA/JESD 51-6で定義されています。熱電対のタイプの選択、ゲージ、(Ψ_{jt} の測定用にケース温度を測定するための熱電対と同様の方式で)PCBに熱電対を巻くことには注意を払う必要があります。 Ψ_{jt} の測定同様に、PCB温度はIRカメラまたはファイバ光学プローブを使用して測定できます。ただし、撮像されるスポット・サイズが小さいために、IRサーマル・ガンの使用は適切ではありません。

6 工業用および商業用温度範囲

Texas Instrumentsのデバイスでは、工業用温度範囲の機能(function)を、周囲温度 -40°C ～ 85°C の範囲(動作温度の絶対最大定格値を超えないように正しく注意が払われている場合)で定めています。注意する必要があるのは、入力された周囲空気温度が -40°C ～ 85°C 範囲内の場合でも、最大動作デバイス温度を超えないことを規定するためにはシステム・レベルの熱設計が必要になることです。工業用温度範囲が指定されている場合の最小動作温度は -40°C です。工業用温度の意味を定義した有効な工業規格は存在しないため、企業ごとにばらつきが存在すると思われま

Texas Instrumentsのデバイスでは、商業用温度範囲の機能(function)を、周囲温度 0°C ～ 70°C の範囲(動作温度の絶対最大定格値を超えないように正しく注意が払われている場合)で定めています。商業用温度範囲が指定されている場合の最小動作温度は 0°C です。

7 定義集

接合部温度(Junction Temperature) — パッケージ内部のシリコン・チップの最も高い温度。

推奨動作温度(Recommended Operating Temperature) — 設計された製品寿命にわたって、設計された性能でデバイスが継続的に動作する接合部温度。デバイスがこの温度を超えて動作する場合は、デバイスの信頼性が低下する可能性があります。デバイスによっては、この温度を超えると電氣的に機能しなくなります。別の用語として、推奨継続動作接合部温度(Recommended Continuous Operating Junction Temperature)を使用することもあります。

絶対最大定格動作温度(Absolute Maximum Operating Temperature) — デバイスが電氣的に機能する最大接合部温度。デバイスがこの温度で継続的に動作すると、デバイスの寿命が短くなります。別の用語として、最大動作温度(Maximum Operating Temperature)を使用することもあります。

絶対最大接合部温度(Absolute Maximum Junction Temperature) — この温度を超えると、デバイスに損傷が発生するという温度。この温度になると、デバイスが機能しなくなるか、想定された性能を満たさなくなる可能性があります。

最大ケース温度(Maximum Case Temperature) — 最大動作温度を指定せずに、最大ケース温度が示される場合もあります。最大ケース温度で(ヒート・シンクを使用せずに)デバイスを動作させると、推奨動作接合部温度(Recommended Operating Junction Temperature)でダイが動作する結果になります。最大ケース温度は、 T_{case} と表現される場合もあります。 T_{case} は通常、パッケージ上部表面の中央で測定された温度です。

周囲空気温度(Ambient Air Temperature) — 周囲空気温度を判定するための場所については、複数の策定元による様々な指定があります。NEBSでは、システム・ボックスに入ってくる空気の温度を周囲温度と指定しています。AECでは、デバイス下の空気の温度を周囲温度と指定しています。JEDECでは、PCB前方の空気流の温度を指定しています。デバイス上方の空気の温度を周囲空気温度とみなす場合もあります。上記の各場所で測定された温度は、それぞれ異なる値の周囲空気温度になります。いずれの値を使用する場合でも理解しておくことが重要となるのは、デバイスの信頼性と機能性に影響する決定的な要因は接合部温度であって、周囲温度ではないということです。接合部温度と周囲温度には相関関係があるため、システム・レベルの解析を実行する前に周囲温度の前提を明確にしておくことが非常に重要となります。

8 参考文献

1. Mansuria, 1994 IEPS, pp. 122-130.
2. H. Rosten, DELPHI - A Status Report on the European-funded Project for the Development of Libraries and Physical Models for an Integrated Design Environment, 1996 ECTC, pp. 172-185.
3. EIA/JESD 51-2, Integrated Circuit Thermal Test Method Environmental Conditions – Natural Convection (Still Air).

ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得て頂かなければならない場合もあります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治癒措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いをすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用を使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしているとして特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2013, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度: 0~40℃、相対湿度: 40~85%で保管・輸送及び取り扱を行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品 (外装、内装、個装) 及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限 260℃以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上